工學碩士 學位論文

전치왜곡 방식을 이용한 전력증폭기의 선형성 개선에 관한 연구

A Study on the Linearity Improvement of Power Amplifier by Predistortion Method

指導敎授 金 東 一

2001年 2月

韓國海洋大學校 大學院

電 波 工 學 科

黃 載 賢

本 論文을 黃載賢의 工學碩士 學位論文으로 認准함.

委員長 : 工學博士 鄭 世 謨 (印)

委 員 : 工學博士 姜 仁 鎬 (印)

委 員 : 工學博士 金 東 一 (印)

2001年 2月

韓國海洋大學校 大學院

電波工學科 黃 載 賢

Abstract

According to the evolution of existing and new standards of mobile communication systems and wireless multimedia services, the high quality of the signals to be transmitted from a base station is required. The RF(radio frequency) power amplifiers which are used in such systems, have to amplify all types of signals without significant distortion and keep operation capability at potentially high levels of output power.

For this purpose predistortion method was applied. It can reduce the 3rd order intermodulation signal by inserting the predistorter that has opposite characteristics of amplifier in front of the amplifier. The predistortion linearizer consisted of 3dB branch-line coupler, MESFET, attenuator, delayline, 20 dB directional coupler, and Wilkinson power combiner. The phase difference of two input signals into the Wilkinson power combiner was adjusted to maintain out-of phase by monitoring with 20 dB couplers, respectively, and controlling the length of delayline. Thus, the difference of two signals only can be emerged to the output port of the Wilkinson power combiner, and then it is possible to cancel the signals of two path. It is possible to have 180° phase difference between the fundamental signal and the 3rd order intermodulation signal. In addition, the passive attenuator and the phase shifter used for predistorter could minimize phase variation compared with the case of active ones.

The proposed predistorter was designed in the frequency band of 1,885 MHz 2,025 MHz, and cascaded to 4 W power amplifier, and tested with two-tone spreaded 2.5 MHz at the center frequency of 1.96 GHz. As an experimental result, it was clearly shown that the 3rd order intermodulation distortion characteristics have been improved as much as 17 dB when the output of the power amplifier is 30.67 dBm.

Nomenclature

$\begin{bmatrix} A & B \\ C & D \end{bmatrix}$: 전송행렬(ABCD matrix)

a_j, b_j : j 포트의 입·출력 신호

K : 전력감쇠 계수

$P(f_1)$: f_1 주파수에 대한 출력 전력

P_{1dB} : 1dB gain compression point

v_i : 입력전압(input voltage)

v_{ic} : 1 dB compression point에서 입력 신호의 진폭

v_{ip3} : IP3에 대한 입력 신호

V_{je}, V_{jo} : even·odd mode 여진시 포트 j에서의 전압

V_g : generator 전압

V_{TH} : Thevenin 개방회로 전압

v_0 : 출력전압(output voltage)

Z_0 : 전송선로 특성임피던스(characteristic impedance)

Γ_e , Γ_o : even mode 와 odd mode 반사계수(reflection coefficient)

T_e, T_o : even mode 와 odd mode 투과계수(transmission coefficient)

ω : 각주파수(angular frequency)

목 차

제 1 장 서 론

1.1 연구배경

이동통신 시스템과 무선 멀티미디어 서비스 방식들의 발전에 따라, 동 위치에서 전송되어지는 신호들의 수가 증가하고 더욱 복잡해지고 있다. 따라서 이러한 시스템에서 사용되는 RF(radio frequency) 전력증폭기에 대한 대역폭, 출력전력, 효율, 출력 왜곡에 대한 허용기준 등의 요구사항이 엄격해 지고 있다. 이와 같은 전력 증폭기의 요구 사항은 높은 출력레벨에서 신호 왜곡이 없이 모든 종류의 신호를 증폭하고 넓은 대역폭에 걸쳐서 동작하게 하는 것이다.

모든 통신시스템의 주요한 목적은 정보를 송신하고 수신하는 것이다. 무선 이동통신에 대한 정보는 대개 음성의 형태이지만, 문자, 그림, 영상 등의 데이터가 데이터 전달과 무선 멀티미디어 서비스를 위해서 그 사용이 증가하고 있다. 예를 들면, 대부분의 아날로그 1세대 셀룰라 시스템들은 음성형태의 정보에 국한되었지만, 2세대 디지털 시스템의 개발은 음성과 제한된 다른 형태의 데이터의 전송이 가능하게 되었다. 더욱이 3세대 시스템과 좀 더 개발된 2세대 시스템은 더 높은 데이터 전송률을 지원하고, 영상, 인터넷과 같은 무선 멀티미디어 서비스의 사용을 실현 가능하게 하고 있다. 이러한 것이 가능한 이유 중 하나는 비선형 특성을 가지는 RF 전력증폭기가 매우 높은 사양을 만족시키고 선형 전력증폭기의 조건을 충족시키기 때문이다. 그러나 전력증폭기는 상호변조 신호(intermodulation signal)와 고조파 신호(harmonic signal) 등의 왜곡을 발생시키기 때문에 일반적인 증폭기 제작 방법으로는 선형화가 가능하지 않다. 이 전송 채널 외부에 발생된 전력은 이웃한 채널에서 간섭을 일으키고, 전송 채널 내에서는 신호벡터의 에러를 야기 시켜서 복조의 정확성을 감소시킨다.

선형증폭기는 셀룰라 시스템, PCS(Personal Communication Systems), IMT-2000 (International Mobile Telecommunications in the year 2000) 시스템 등의 많은 응용분야에서 사용되어질 수 있다. 선형증폭기는 단일 반송파, 다중 반송파와 아날로그 신호, 디지털 신호등을 증폭시키기 때문에, 변조 방식과 반송파의 수에 영향을 덜 받아야 한다. 그리고 선형화 방식을 적절히 선택함으로서, 인터넷과 무선 멀티미디어와 같은 높은 데이터 전송 서비스를 지원하기 위해 필요한 넓은 대역폭에 대한

낮은 왜곡 레벨에서 증폭기를 동작시킬 수 있다.

증폭기 설계의 주요한 목표 중에 하나가 효율이 높고, 낮은 왜곡을 가지는 증폭기를 만드는 것이다. 그러나 실제적으로 왜곡 정도와 효율과는 절충관계(trade-off)가 있다. 예를 들어, A급 증폭기는 좋은 왜곡 성능을 가지지만 낮은 효율을 가지고, C급 증폭기와 B급 증폭기는 효율이 상당히 좋지만, 심각한 왜곡을 일으킨다. 그리고, 전력 레벨이 증가할수록 효율은 더욱 중요해지기 때문에 비선형 증폭기로 인해 발생되는 열의 소비를 최소화해야 한다. 따라서, 증폭기의 선형성은 매우 중요하다 [1].

그림 1.1과 같이 다중채널을 가지는 입력신호에 대해 각각의 입력신호 채널에 해당하는 증폭기를 사용할 경우 다중채널에 의한 왜곡을 상당히 줄일 수 있다. 하지만, 이런 경우에는 입력과 출력단에 사용되는 멀티플렉서(multiplexer)에서 전력소비가 발생하고 다중 증폭기를 사용함으로서 비용이 많이 드는 단점이 있다. 따라서 단일 증폭기를 사용해야 하고, 이로 인해서 다중 입력신호에 대해서 증폭기의 비선형 때문에 출력신호는 높은 왜곡신호를 가지게 된다[2].

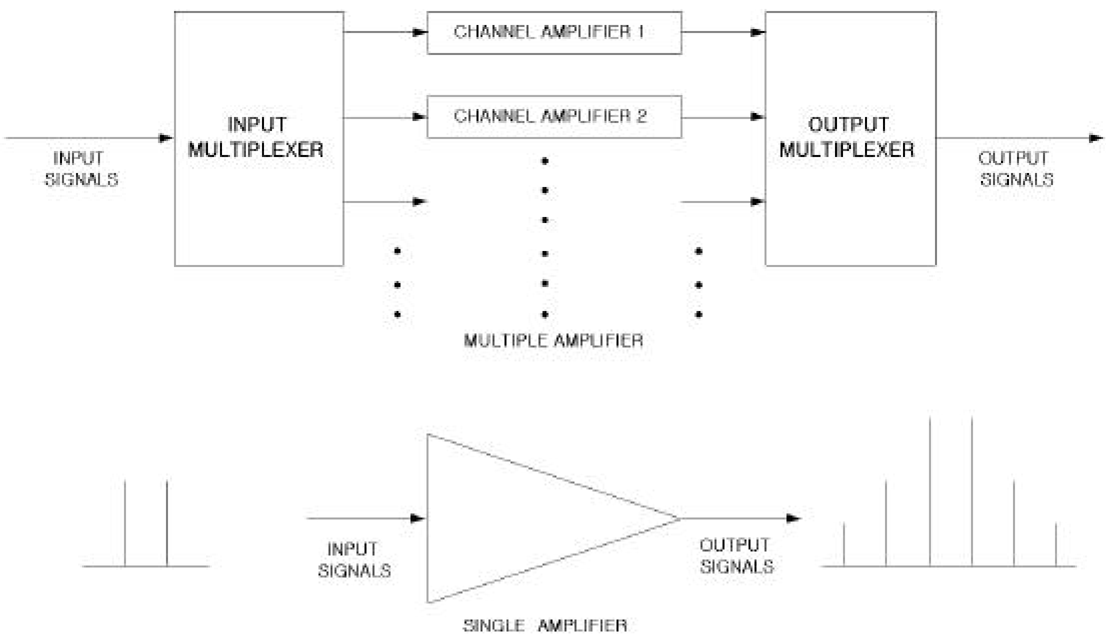


그림 1.1 다중채널에 대한 다중 증폭기와 단일 증폭기의 비교

Fig. 1.1 Multiple amplifiers vs. several carriers through a common amplifier.

이러한 전력증폭기 고유의 비선형성에 의해 부가된 왜곡을 감소시키거나 제거하

는 방법으로 전치왜곡(predistortion), 피드포워드(feedforward), 부궤환(negative feedback) 등의 방법이 있고, 각각의 방법에는 장단점이 있으며, 본 연구에서는 전치왜곡 선형화 방법을 사용하였다.

1.2 연구목적

전력증폭기의 비선형 특성에 의해서 발생되는 왜곡으로서 이득 감소, 위상 변화, 상호변조신호(intermodulation signal) 발생 등이 있다. 이러한 왜곡 신호 중 전송 채널 외부에 발생된 전력은 이웃한 채널에서 간섭을 일으키고, 전송 채널 내에서는 신호벡터의 에러를 야기 시켜서 복조의 정확성을 감소시킨다. 특히 상호변조 신호 중 3차 상호변조 신호는 기본 주파수(fundamental frequency) 신호에 인접하여 여파기로 제거할 수 없기 때문에 신호 왜곡에 결정적 영향을 미친다.

전치왜곡 선형화 방식은 전력증폭기의 특성과 반대가 되도록 입력 전력의 증가에 따른 이득이 증가하는 전치왜곡기 회로를 만들어 대전력 증폭기의 전단에 연결함으로서 상호변조 신호를 줄이는 방식이다. 본 연구에서의 전치왜곡 선형화기에서는 감쇠기(attenuator)와 위상변환기(phase shifter)를 수동소자를 사용하고, 전치왜곡기 출력단에 윌킨슨(Wilkinson) 전력합성기를 사용함으로서 결합선로형 방향성 결합기를 사용하여 두 신호의 위상을 정확히 측정, 조정하여 동위상으로 결합하게 함으로서 신호 상쇄를 용이하게 하였다. 이와 같은 특징을 가지는 전치왜곡기를 이용하여 전력증폭기와 반대되는 비선형 특성을 제작된 전력증폭기의 입력으로 사용하여 3차 상호변조신호의 크기를 최소화 하고자 한다.

제 2 장 전력증폭기 비선형 특성

2.1 전력증폭기의 상호변조 왜곡과 교차점

증폭시스템에서의 선형성이란 입력전력 X_1, X_2에 대한 출력전력을 Y_1, Y_2라 가정할 때, 입력전력 $a_1X_1 + b_1X_2$에 대해서 출력이 $a_1Y_1 + b_1Y_2$와 같은 형태로서 나타내는 시불변회로(time invariant)로 표현된다. 이와 같은 선형성을 갖는 시불변 시스템의 가장 중요한 특성은 입력신호에 따라 출력단에서 새로운 주파수 항이 나타나지 않아야 한다. 그러나 비선형 증폭회로에서는 새로운 주파수 항이 많이 발생하게 되며 이러한 점이 선형회로와 비선형 회로로 구분할 수 있는 중요한 요인이 된다. 비선형 회로는 강비선형(strong nonlinear)과 약비선형(weakly nonlinear)로서 나누어진다. 일반적으로 약비선형은 몇 급수이하에서 멱급수 급수 전개항에 의하여 비선형 전류 전압 특성을 정확하게 나타낼 수 있다. 그러므로 약비선형 시스템 해석방법은 멱급수(power series)나 볼테라 급수(Volterra series)에 의하여 분석되며 강비선형 시스템은 harmonic-balance 해석 또는 시간영역 방법으로 해석된다. 비선형 회로 시스템 중에 전달회로 비선형은 회로에서 수동소자 이외의 회로 어느 곳에서도 전류제어, 전압 제어원을 갖는 시스템으로 한 개 이상의 제어원을 가질 수 있다. 이와 같은 전달회로 비선형의 구체적인 예로 능동소자 BJT, FET이다. 그림 2.1

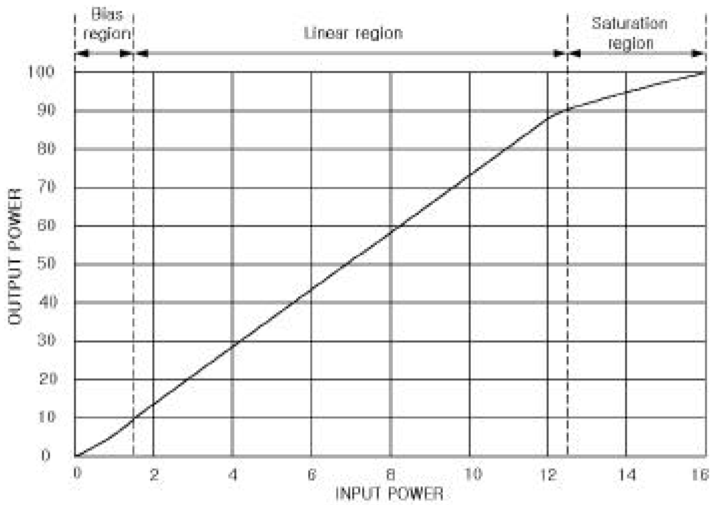


그림 2.1 전력 트랜지스터의 전달 함수 관계

Fig. 2.1 The transfer function of power transistor.

에서 입력전력과 출력전력 관계에 의한 전달함수의 선형과 비선형 영역을 알 수 있다.

2.1.1 증폭기의 제 3차 상호변조 왜곡

전달회로 특성중 가장 일반적인 것은 입력신호에 출력파형에서 새로운 주파수대의 형성에 의한 왜곡현상이 있으며, 이러한 비선형 현상에 의한 주요 왜곡은 아래와 같다.

- 고조파성분 발생(harmonic generation)
- 상호변조 왜곡(intermodulation distortion)
- 이득/위상 변화(AM/PM variation)

2-포트 시스템의 가장 일반적인 비선형 특성중의 하나가 진폭 왜곡이다. 만약 2-포트 시스템이 기억성이 없고, 즉 출력전압이 입력전압의 순시 함수이고, 그 비선형성이 약하다면 출력전압 $v_o(t)$는 입력전압 $v_i(t)$의 멱급수로 다음과 같이 표현 될 수 있다.

$$v_o = a_1 v_i + a_2 v_i^2 + a_3 v_i^3 + \cdot\cdot\cdot \qquad (2.1)$$

여기서, 선형 2-포트에 대해서는 $a_i = 0$ (i=2,3,・・・)이고, 입력에 따른 출력의 위상 특성은 무시하였다. 약한 비선형성을 갖는 2-포트 시스템의 경우, 식 (2.1)의 3항만으로 출력전압 v_0를 표현할 수 있다.

$$v_o = a_1 v_i + a_2 v_i^2 + a_3 v_i^3 \qquad (2.2)$$

입력전압이 $v_i = v\cos\omega_1 t$이면, 출력전압 v_o는

$$
\begin{aligned}
v_o &= a_1 v\cos\omega_1 t + a_2 v^2\cos^2\omega_1 t + a_3 v^3\cos^3\omega_1 t \\
&= a_1 v\cos\omega_1 t + a_2 v^2\left(\frac{1}{2} + \frac{1}{2}\cos 2\omega_1 t\right) + a_3 v^3\left(\frac{3}{4}\cos\omega_1 t + \frac{1}{4}\cos 3\omega_1 t\right) \qquad (2.3) \\
&= \frac{1}{2} a_2 v^2 + \left(a_1 v + \frac{3}{4} a_3 v^3\right)\cos\omega_1 t + \frac{1}{2} a_2 v^2\cos 2\omega_1 t + \frac{1}{4} a_3 v^3\cos 3\omega_1 t
\end{aligned}
$$

이다. 식 (2.3)으로부터 출력 신호는 기본 주파수 ω_1과 dc, 2차 고조파 $2\omega_1$, 3차 고조파 $3\omega_1$의 spurious 신호로 구성되어 짐을 알 수 있다. 그리고, v_o의 기본 성분은 $a_1 v[1+(3/4)(a_3/a_1)v^2]$의 진폭을 가지는데, 만약 $a_3>0$이면 선형일 때의 출력 $a_1 v$보다 크고, $a_3<0$이면 $a_1 v$보다 작다. 이 성질을 이득 증대(gain expansion), 이득 감소(gain compression)라고 하고, 또는 AM-to-AM 변환이라고 한다. 대부분 실제 소자들은 이득 감소의 특성 $a_3<0$이며, 따라서 출력전력은 1dB 이득압축점 (gain compression point : P_1 dB)에서 결정되어진다.

이제, 같은 진폭을 가지는 두 개의 다른 주파수 ω_1, ω_2로 이루어진 입력신호 $v_i = v(\cos\omega_1 t + \cos\omega_2 t)$를 고려하면, 식 (2.2)로부터 출력은 다음과 같다.

$$
\begin{aligned}
v_o &= a_1 v(\cos\omega_1 t + \cos\omega_2 t) + a_2 v^2(\cos\omega_1 t + \cos\omega_2 t)^2 + a_3 v^3(\cos\omega_1 t + \cos\omega_2 t)^3 \\
&= a_2 v^2 + a_2 v^2\cos(\omega_1 - \omega_2)t + \left(a_1 v + \frac{9}{4} a_3 v^3\right)\cos\omega_1 t \\
&\quad + \left(a_1 v + \frac{9}{4} a_3 v^3\right)\cos\omega_2 t + \frac{3}{4} a_3 v^3\cos(2\omega_1 - \omega_2)t \\
&\quad + \frac{3}{4} a_3 v^3\cos(2\omega_2 - \omega_1)t + a_2 v^2\cos(\omega_1 + \omega_2)t + \frac{1}{2} k_2 v^2\cos 2\omega_1 t + \frac{1}{4} a_3 v^3\cos 3\omega_1 t + \frac{1}{4} a_3 v^3 \cos \\
&\quad + \frac{1}{2} a_2 v^2\cos 2\omega_2 t + \frac{3}{4} a_3 v^3\cos(2\omega_1 + \omega_2)t + \frac{3}{4} a_3 v^3\cos(2\omega_2 + \omega_1)t \qquad (2.4) \\
&\quad + \frac{1}{4} a_3 v^3\cos 3\omega_1 t + \frac{1}{4} a_3 v^3\cos 3\omega_2 t
\end{aligned}
$$

위 식에 대하여 고찰해 보면 출력단에서의 신호를 DC 성분, ω_1과 ω_2의 기본주파수 성분, $2\omega_1$과 $2\omega_2$ 및 $3\omega_1$과 $3\omega_2$의 제2고조파와 제3고조파 성분이 있으며 $\omega_1 \pm \omega_2$의 제2차 상호변조항(intermodulation product), $2\omega_2 \pm \omega_1$의 제3차 상호변조항로서 구성된다[3]-[5]. 표 1은 제5차까지의 모든 고조파와 상호변조항을 나타내고 있다[6].

증폭기의 동작주파수가 1옥타브보다 작다고 할 때 $\omega_1 \pm \omega_2$, $2\omega_2$, $2\omega_1 \pm \omega_2$, $2\omega_2 \pm \omega_1$, $3\omega_1$ 및 $3\omega_2$의 고조파 성분은 대역통과 이외에서 나타나게 되고 필터에 의하여 제거할 수 있으나, $2\omega_1 - \omega_2$ 성분과 $2\omega_2 - \omega_1$ 성분은 대역통과 영역내에 존재하게 되며 ω_1과 ω_2 기본주파수의 원하는 신호를 왜곡시키게 된다. 이와 같은 제3차 상호변조왜곡(intermodulation distortion)의 관계를 그림으로 도시하면 그림 2.2와 같다.

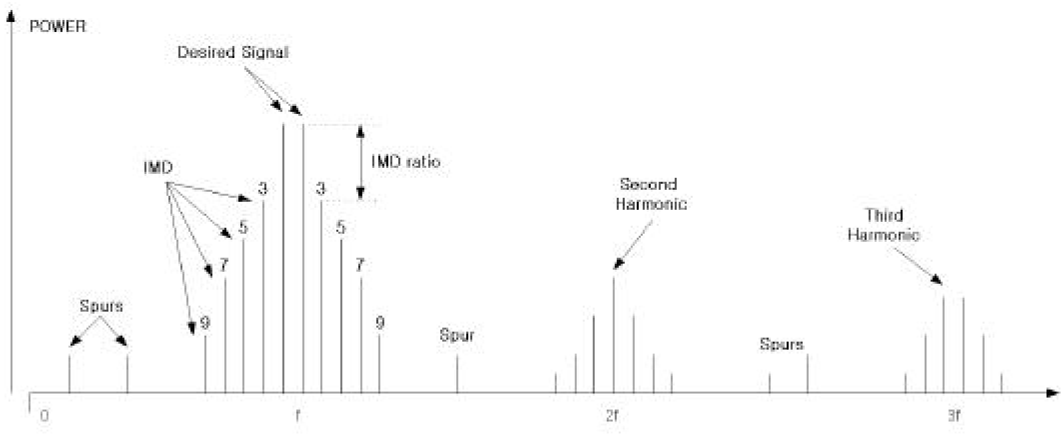


그림 2.2 제 2차, 제 3차 IMD 및 주파수 관계

Fig. 2.2 Second order and third order IMD versus frequency.

표 1. 2-tone 왜곡 성분

Table 1. Two-tone distortion products

	$a_1 . v$	$a_2 \cdot v^2$	$a_3 \cdot v^3$	$a_4 \cdot v^4$	$a_5 \cdot v^5$
1(dc)		1		9/4	
ω_1	1		9/4		25/4
ω_2	1		9/4		25/4
$2\omega_1$		1/2		2	
$2\omega_2$		1/2		2	
$\omega_1 \pm \omega_2$		1		3	
$2\omega_1 \pm \omega_2$			3/4		25/8
$2\omega_2 \pm \omega_1$			3/4		25/8
$3\omega_1$			1/4		25/16
$3\omega_2$			1/4		25/16
$2\omega_1 \pm 2\omega_2$				3/4	
$3\omega_2 \pm \omega_1$				1/2	
$3\omega_1 \pm \omega_2$				1/2	
$4\omega_1$				1/8	
$4\omega_2$				1/8	
$3\omega_1 \pm 2\omega_2$					5/8
$3\omega_2 \pm 2\omega_1$					5/8
$4\omega_1 \pm \omega_2$					5/16
$4\omega_2 \pm \omega_1$					5/16
$5\omega_1$					1/16
$5\omega_2$					1/16

2.1.2 제 3차 교차점

교차점(IP ; intercept point)에 대한 정의는 그림 2.3과 같이 기본주파수 f_1에 대한 출력 전력 $P(f_1)$과 $2f_1 - f_2$에 대한 출력 전력 $P(2f_1 - f_2)$의 교차점을 의미하며, 기본주파수 이득의 기울기는 1:1이고 3차 상호변조신호의 기울기는 3:1이다. 이 IP는 어떤 신호 레벨에서 상호변조 레벨을 쉽게 계산할 수 있는 유용한 정보이지만, 이는 실제로 얻을 수 없는 개념적인 값이다.

만약 단일 입력 반송파와 단일 IM 신호의 진폭만을 고려했을 때 1 dB 이득압축

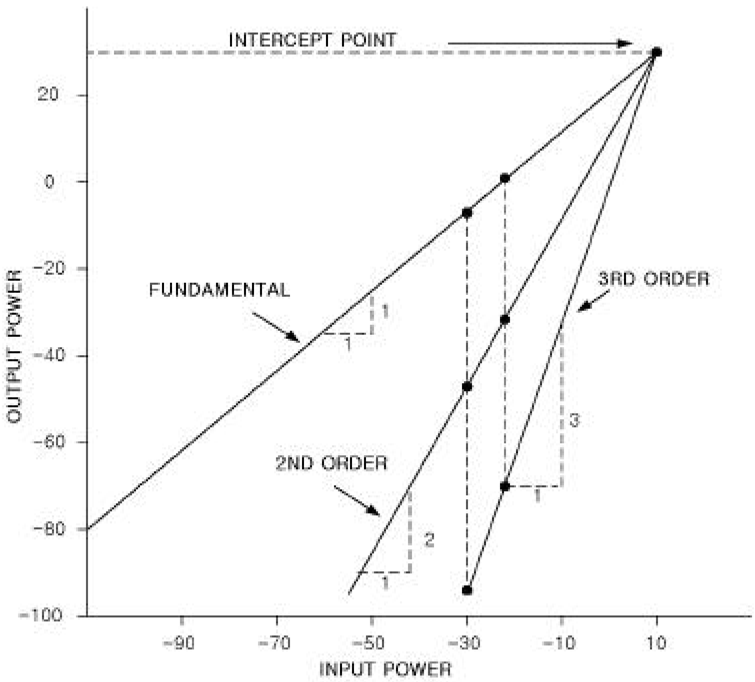


그림 2.3 **기본**, **제**2**차**, **제**3**차항 증폭기 곡선과 교차점**
Fig. 2.3 Power amplifier characteristic of fundamental signal, second order and third order IMD, and IP.

점에서 입력 신호의 진폭이 v_{ic}**이고**, IP3**에 대한 입력 신호를** v_{ip3}**라고 하면 다음과 같은 식이 성립한다**[6].

$$(\frac{v_{ip3}}{v_{ic}})^2 = \frac{1}{1 - 10^{-0.05}} \tag{2.5}$$

이는 9.2**의 비를 가지며**, **약** 9.6 dB**이다**. **그래서** IP3**은** 1 dB **이득압축점보다** 10 dB**더 높고**, **만약** 2**개의 입력에 신호를 고려했을 때는** 13 dB **더 높다**. **예를 들면**, 30 dBm**의** P1dB**를 갖는 증폭기에 두 개의 입력신호를 입사시켰을 때**, **그 증폭기는 각 신호에 대해서** 40 dBm**의** IP3**를 가지며** 43 dBm**의 전체전력을 가진다**. **물론**, 1W **증폭기가 실제적으로** 20 W**의 전력을 만들어 내지는 못하지만 이 점에서부터 입력전력이** back-off**되면** 3**차** IM**은** 3 dB**의 비율로 감소할 것이다**. **즉**, dB**당** 2 dBc**의 전력 감소를 가지므로 특정한 전력레벨에서** IM3**의 계산이 용이하게 된다**.

2.2 전력증폭소자의 분석

2.2.1 RF 전력 증폭소자 특성 분석

1. 전력증폭시스템 설계시 고려사항

RF 전력증폭기시스템(RF power amplifier system)을 설계함에 있어서 우선 고려되어야 할 사항은 고출력 레벨과 저출력 레벨로 구분하여 RF 신호를 증폭시키는 전력소자(power device) 선택에 있다.

이러한 전력용 능동소자는 최종 출력단의 설계규격에 적합한 소자를 선택해야 하며, 1 KW 이상의 초고출력의 경우 진공과 또는 특수한 증폭 형태가 고려되나, 일반적으로 고출력 쌍극자 트랜지스터(BJT)나 전계효과 트랜지스터(FET)가 사용된다. 대출력 증폭시스템에 사용되는 RF 트랜지스터의 선택에 있어서 우선적으로 고려되어야 할 사항은 다음과 같다.

첫째, 동작주파수 범위에 따른 트랜지스터 형태의 선택이다. 동작전압, 이득 출력 전력의 값 및 트랜지스터 외형 형태가 동작주파수 따라 여러 가지 형태의 RF 소자가 존재하고 있다. 고출력 트랜지스터의 경우 7.5V, 12.5V, 28V와 특수한 경우 50V의 공급전원이 있으나, 일반적으로 설계 목적에 알맞은 주파수에서 고전압 트랜지스터를 사용하는 것이 바람직하며 규정 전압으로 동작시킬 경우, 설계에서 설정한 효율을 얻을 수 있다.

둘째, RF 트랜지스터의 경제성이다. 일반적으로 RF 트랜지스터의 형태에서 패키지에 의한 기생효과를 최소화하고 충분한 전력소비(power dissipation)를 처리할 수 있는 외형형태를 갖고 있어야 하므로 저주파 소자에 비하여 비용이 추가된다. 그러므로 전력 증폭단 시스템에 적용되는 RF 트랜지스터의 선택에 있어서 패키지 형태, 기생효과, 동작특성과 안정도 및 경제성을 고려하여 RF 능동소자를 선택해야 한다.

셋째, 설계목적에 맞는 RF 능동소자의 적용이다. RF 능동소자가 설계에 적합한 증폭도와 공급전압 등이 고려되어야 하며, 장착(mounting)방법, 전력소비 등을 고려하여 선정하여야 한다. 특히 RF 능동소자의 경우 저주파 소자와는 달리 입·출력단에서의 임피던스 정합이 이루어져야 하며, 임피던스 정합은 광대역, 협대역에 따라 임피던스 정합방법이 다르게 설계되어야 한다.

2. 전력증폭소자 선택

가. 저출력 RF 트랜지스터의 선택

저출력 트랜지스터의 선정 방법은 설계목적과 응용에 따라 달라진다. 저잡음 증폭기(LNA)의 경우 RF 트랜지스터의 선택은 동작 주파수와 잡음지수(noise figure : NF)값을 고려해야 하며, 대부분의 경우에 있어서 제조회사에서 설계에 필요한 잡음 파라미터(최소 잡음지수, 잡음 지향성 R_n과 최소잡음 지수의 저항원) 및 잡음 지수에 대하여 데이터와 바이어스 조건 및 동작주파수에 따른 자료를 제공해 준다.

저출력의 경우, 저출력 트랜지스터는 거의 유사한 항복전압을 갖고 있기 때문에 저잡음 증폭단이나 고출력 증폭단 소자에 비하여 간단하게 선정할 수 있으며 저출력 증폭기 설계에 있어서 설계목적에 알맞은 전류비와 충분히 큰 차단 주파수를 갖는 소자를 선정해야 설계목적에 맞는 동작 주파수 범위에서 원하는 이득을 얻을 수 있다. 특히 저출력 RF 트랜지스터 선정에 있어서 가장 고려되어야 할 사항은 트랜지스터의 패키지 형태이다. 금속 캔(metal can), plastic SOE(Stripline Opposed Emitter), 표면정착(surface mount) 패키지 형태가 있으나, RF 트랜지스터의 경우 패키지를 작게 할수록 기생효과는 작게 나타나므로 능동소자의 RF 성능을 우수하게 나타내고 경제성 있는 패키지를 고려해야 한다.

나. 고출력 RF 트랜지스터의 선택

수 Watt 이상의 고출력 RF 트랜지스터의 경우, 선택의 폭이 비교적 작기 때문에 고출력 소자 선정에는 동작전압, 동작주파수, 출력전력을 고려하여 선정되어야 한다. 특히 고출력 RF 트랜지스터에서 필연적으로 고려되어야 할 사항은 선형성(linearity)과 대역폭, 효율과 변동부하유지 능력(ruggedness : 부하 변동에 따른 트랜지스터의 동작유지 정도) 및 열적 안정이 필요조건이다. 동작전압의 경우 설계시에 부하 임피던스(보통 50ohms)에 임피던스 변환에 의한 정합회로를 설계할 수 있도록 동작 전압을 설계해야 한다.

다단 증폭시스템의 설계에 있어서 드라이버단(driver stage)이나 전치 드라이버단(predriver stage)은 최종 출력단에 비하여 비교적 낮은 전원전압을 사용하며, 다음단의 입력 임피던스와 정합을 쉽게 하도록 해야 한다. 동작 주파수 관점에서 RF 트

랜지스터의 선택은 쉽게 할 수 있다. 제조회사에서 고출력 RF 트랜지스터의 전원전압과 주파수에 대하여 등급이 미리 설정되어 있으므로, 설계에 맞는 주파수 대역폭에서 충분한 이득 값을 갖도록 선택할 수 있으며, 이 때 증폭소자의 안정도, 부하변동 유지능력과 경제성이 고려된다.

한편 증폭시스템의 효율을 좋게 하기 위하여 높은 효율의 동작급수가 되거나 각 증폭단에서 idle 전류가 매우 작게 흐르도록 바이어스 전압은 동작 급수에 따라 증폭단을 동작시켜야 한다.

각 증폭단에서의 과구동(overdrive)이나 포화상태(saturation)에 의하여 1 2 정도의 초과 이득을 갖도록 설계되기도 하나, 최종 출력단에서는 가능한 정격을 유지함이 바람직하다.

과구동된 경우 신호의 왜곡(distortion)을 초래할 수 있으며 AM과 SSB의 경우, 증폭단의 선형성을 절대적으로 필요로 하고, SSB의 경우 신호레벨 zero에서 최고전력(peak power)까지 변화되므로 모든 변조시스템에서 가능한 큰 동작 범위(dynamic range)를 요구한다.

이 경우 증폭기의 동작범위는 반도체 소자 특성에 따르기보다는 바이어스와 회로설계에 따라 결정되므로 이러한 관계를 고려하여 큰 동작 범위를 갖도록 증폭기 시스템을 설계해야 한다.

2.3 제작된 전력증폭기의 특성

본 연구에서의 전력증폭기는 3단으로 구성되었는데, 첫번째단은 Watkins-Johnson 사의 AH1, 두 번째 단과 세 번째단은 각각 Fujitsu사의 FLL107과 FLL120을 사용하였다.

그림 2.4는 제작된 전력증폭기의 구성도를 나타낸다. 사용주파수 대역은 1885 MHz 2025 MHz, 주파수 대역폭은 140 MHz, 이득이 35dB, DC 입력이 +12V이다.

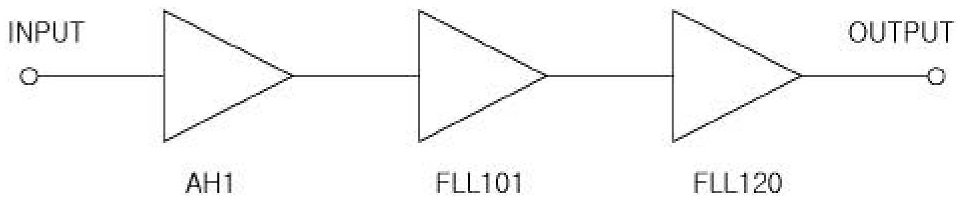


그림 2.4 제작된 전력증폭기의 구성도
Fig. 2.4 The block diagram of fabricated power amplifier.

그림 2.5는 그림 2.4에서의 전력증폭기 구성도에 의해 제작된 전력증폭기의 사진을 나타낸다.

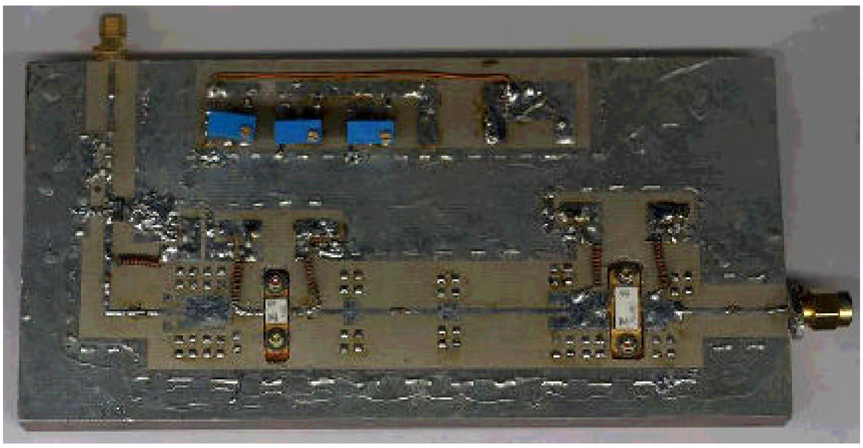


그림 2.5 제작된 전력증폭기
Fig. 2.5 The fabricated power amplifier.

그림 2.6은 전력증폭기의 2 tone 입력시 입·출력 특성을 나타내고, 그림 2.7과 그림 2.8은 각각 입력 전력이 0 dBm일 때의 이득과 위상특성을 나타낸다. 그리고 표 2는 입력전력에 대한 출력전력과 3차 상호변조 신호의 전력을 나타낸다.

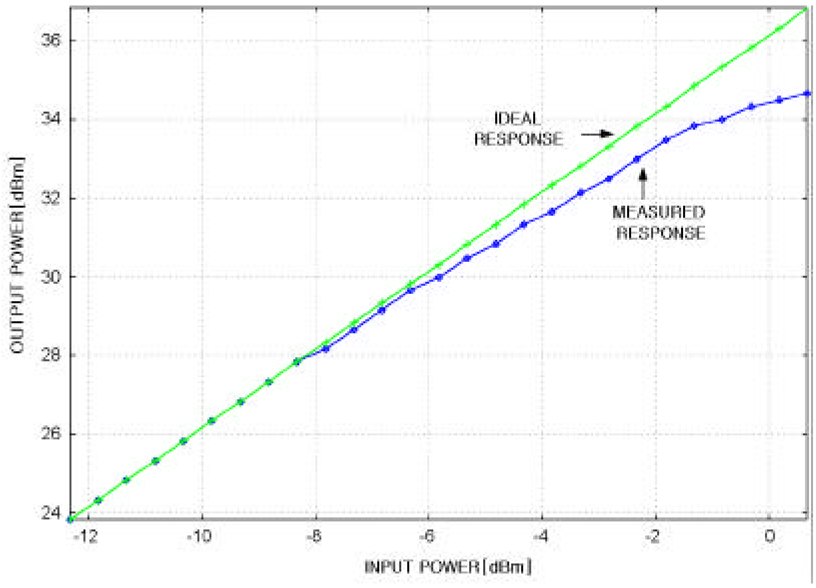


그림 2.6 제작된 전력증폭기의 입·출력 특성(2 tone 입력시)

Fig. 2.6 The Input · output characteristic of fabricated power amplifier (2 tone input).

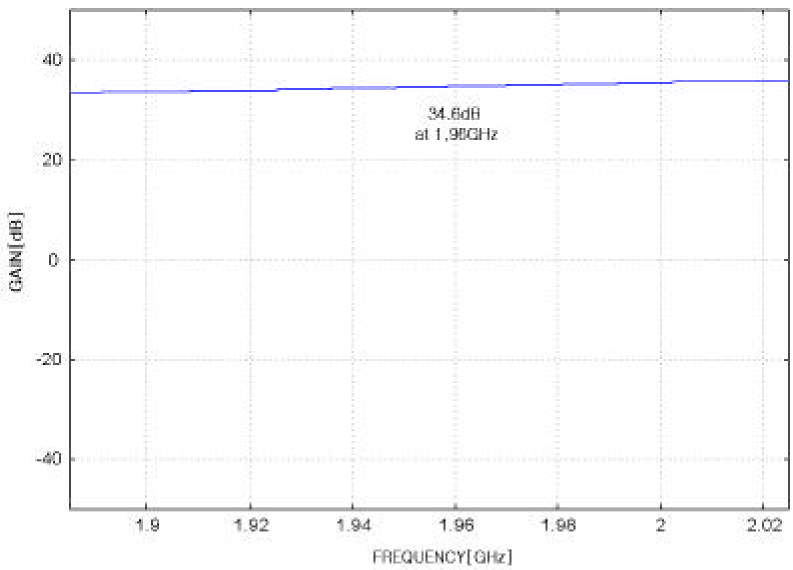


그림 2.7 제작된 전력증폭기의 이득 (입력 : 0 dBm)

Fig. 2.7 The gain of fabricated power amplifier (Input : 0dBm).

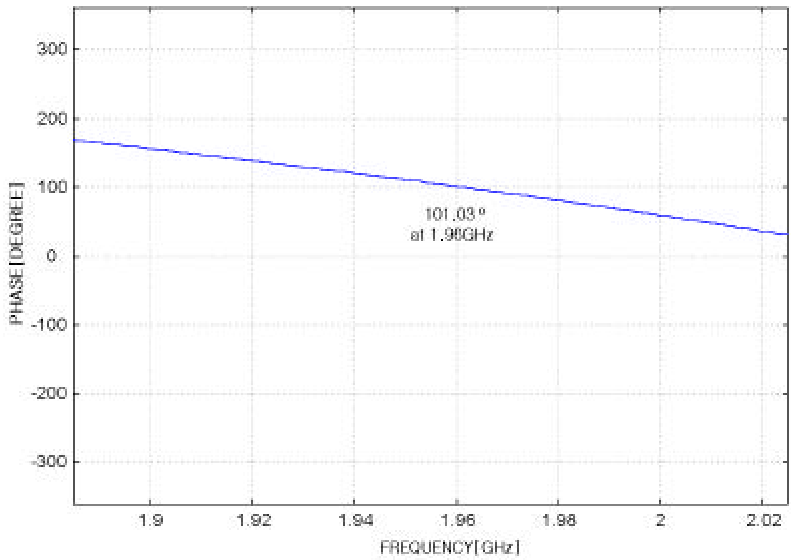


그림 2.8 **제작된 전력증폭기의 위상 특성**

Fig. 2.8 The phase characteristic of power amplifier.

표 2. **제작된 전력증폭기의 비선형특성**(2 tone **입력**)

Table 2. The nonlinear characteristic of power amplifier(2 tone input)

INPUT POWER(dBm)	OUTPUT POWER(dBm)	
	Fundamental Signal	3rd order IM(IM3)
-12.33	23.84	-22.33
-11.83	24.34	-22
-11.33	24.84	-20.33
-10.83	25.34	-19.33
-10.33	25.84	-18.83
-9.83	26.34	-18.16
-9.33	26.84	-16.16
-8.83	27.34	-15.66
-8.33	27.84	-14.16
-7.83	28.17	-13.33
-7.33	28.67	-11.83
-6.83	29.17	-10.5
-6.33	29.67	-9
-5.83	30	-7.16
-5.33	30.5	-5.33
-4.83	30.84	-3.33
-4.33	31.34	-1.33
-3.83	31.67	1
-3.33	32.17	3.17
-2.83	32.5	5.5
-2.33	33	7.5

제 3 장 전치왜곡 선형화기 설계 및 제작

3.1 전치왜곡 선형화기 동작원리

전력증폭기의 비선형특성을 선형화시키는 방법으로 피드포워드, 부궤환, 전치왜곡 선형화 방식이 있다. 이러한 선형화 방식들은 상대적인 장단점이 있고, 이들의 기본 원리와 장단점을 간단히 살펴보면 다음과 같다.

먼저, 피드포워드 방식은 증폭기의 출력단에서 상호변조 신호성분만을 추출하여 다시 증폭기의 출력에 역으로 결합시킴으로서 C/I 비(Carrier to Intermodulation ratio)를 개선시키는 방식이다. 이는 다른 선형화 방식보다 개선 효과가 뛰어나지만, 큰 용적과 용량이 필요하고 회로가 복잡하다.

그리고 부궤환 선형화 방식은 반송파와 상호변조 반송파가 섞여 있는 증폭기의 출력의 일부를 추출하여 증폭기의 입력단에 궤환 시킴으로서 상호변조 반송파를 줄이는 방식이다. 이는 부궤환으로 인하여 전체 증폭이득이 감소하고 궤환 회로의 긴 지연 시간으로 인해 궤환회로의 180° 위상 편이 값 유지가 협대역에서만 가능하여

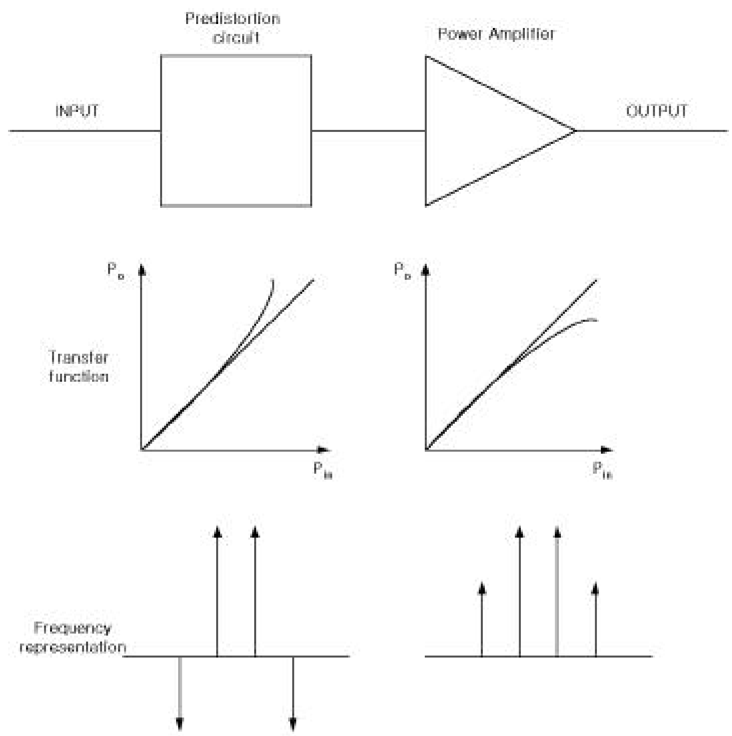


그림 3.1 전치왜곡 선형화기의 기본원리

Fig. 3.1 The principle of predistortion linearizer.

동작 주파수가 협대역화 된다. 그리고 궤환 루프에 의한 발진 가능성이 있어서 발진 방지를 위한 대역 제한 여파기가 필요하다[7].

본 논문에서 사용된 전치왜곡 선형화 방식은 그림 3.1과 같이 전력증폭기의 특성과 반대가 되도록 전치왜곡 신호를 만들어 대전력 증폭기의 전단에 연결함으로서 상호변조 신호를 줄이는 방식이다.

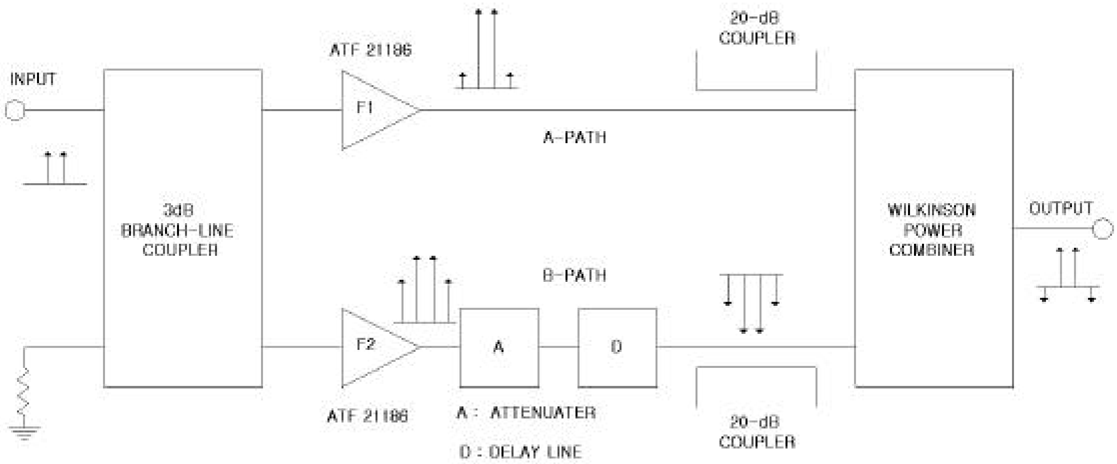


그림 3.2 전치왜곡 선형화기의 구성도

Fig. 3.2 The block diagram of Predistortion linearizer.

그림 3.2는 본 연구에서 사용한 전치왜곡 선형화기의 구성도이다. 먼저, 선형화기의 구성회로를 살펴보면 3dB 가지선로 방향성 결합기, ATF-21186 소신호 증폭기 2개, π형 감쇠기, 지연선로(delayline), 20dB 결합선로형 방향성결합기와 윌킨슨 전력 합성기가 사용되었다.

전치왜곡 선형화기의 동작원리는 입력에 같은 진폭을 가지는 두 개의 다른 주파수의 기본파가 입사하면 3dB 가지선로형 방향성결합기를 통과하면서 신호는 두 경로(A-path, B-path)를 통하여 전파되는데, 두 신호의 크기는 3dB 감쇠하고 위상은 서로 90도 차이를 가진다. 이 두 신호는 각각 선형영역에서 동작하는 소신호 증폭기와 상호변조 신호의 큰 출력을 위한 비선형 영역에서 동작하는 증폭기를 지나게 된다. 이 두 신호를 20dB 결합선로형 방향성결합기를 통하여 관측하여 기본파 신호는 A-path 신호가 B-path 신호보다 크게 감쇠기를 조절하고, 위상은 서로 180도 차이를 갖도록 지연선로를 조절한다. 따라서, 윌킨슨 전력합성기를 통하여 이 두 신호를 결합하면, 기본파 신호에 180도의 위상차이를 가지는 출력신호를 얻을 수 있

다. 그러므로 이 신호를 전력증폭기의 입력으로 사용함으로서 전력증폭기의 비선형 특성에 의해서 생기는 기본파 신호에 의한 상호변조 신호와 입력신호 자체에 있던 상호변조 신호가 상쇄되어 전력증폭기의 비선형 특성을 개선시키는 효과를 얻을 수 있다.

3.2 선형화기 구성회로 특성

3.1.2 가지선로형 방향성 결합기[9],[10]

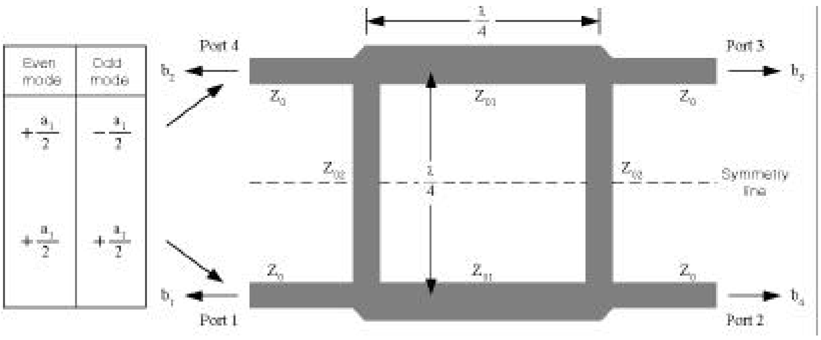


그림 3.3 가지선로형 방향성 결합기

Fig. 3.3 Branch-line directional coupler.

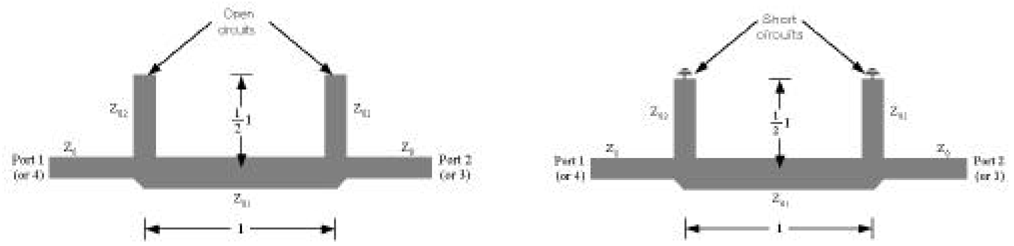
그림 3.3은 모든 포트는 정합되고, 입력포트 1로 입사된 전력이 출력포트 2와 3에 90° 위상변위를 갖고 균등하게 전달되는 직교 결합기이다. 이러한 가지선로형 결합기는 우·기 모드 이론을 사용하여 해석되어질 수 있는데, 주어진 각 모드에 대해서 대칭성에 의해 4 포트의 투과와 반사 특성은 같다. 따라서 각 포트의 출력 신호는 각 모드의 결과를 중첩시키면 다음과 같이 투과와 반사계수의 항으로 표현할 수 있다.

$$b_1 = \frac{a_1}{2}(\Gamma_e + \Gamma_o), \qquad b_2 = \frac{a_1}{2}(T_e + T_o)$$
$$b_3 = \frac{a_1}{2}(T_e - T_o), \qquad b_4 = \frac{a_1}{2}(\Gamma_e - \Gamma_o) \qquad (3.1)$$

여기서 Γ_e와 Γ_o는 우·기 모드 반사계수이고 T_e와 T_o는 우·기 모드 투과계

수이며, 이 계수들은 정규화된 ABCD 행렬 요소로서 다음과 같이 표현되어질 수 있다.

$$\Gamma = \frac{A + B - C - D}{A + B + C + D} \quad , \quad T = \frac{2}{A + B + C + D} \tag{3.2}$$



(a) 우 모드 여진 (b) 기 모드 여진

(a) Even-mode excitation (b) Odd-mode excitation

그림 3.4 가지선로형 방향성 결합기의 우 · 기 모드 여진에 대한 등가회로

Fig. 3.4 Equivalent circuits for even- and odd-mode excitation of the branch-line coupler.

그림 3.4는 우 · 기 모드 여진시 등가회로를 나타내며, open과 short circuits은 각 모드에 대한 대칭면의 임피던스를 나타낸다. 따라서 각 모드에 대한 정규화된 ABCD 행렬은 다음과 같다.

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ \pm j/\bar{z}_{02} & 1 \end{bmatrix} \begin{bmatrix} 0 & j\bar{z}_{01} \\ \pm j/\bar{z}_{02} & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ \pm j/\bar{z}_{02} & 1 \end{bmatrix}$$

$$= \begin{bmatrix} \mp \bar{z}_{01}/\bar{z}_{02} & j\bar{z}_{01} \\ j\bar{z}_{01}\left(\frac{1}{\bar{z}_{01}^2} - \frac{1}{\bar{z}_{02}^2}\right) & \mp \bar{z}_{01}/\bar{z}_{02} \end{bmatrix} \tag{3.3}$$

여기서 $\bar{z}_{01} \equiv Z_{01}/Z_0$, $\bar{z}_{02} \equiv Z_{02}/Z_0$이고, ±의 위 부호가 우 모드, 아래 부호가 기 모드에 대한 해이다.

만약 $\Gamma_e = \Gamma_o = 0$이면, 포트 1은 정합($b_1 = 0$)되고 포트 4는 격리($b_4 = 0$)된다. 따라서 대칭성에 의해서 모든 포트는 정합되고, 식 (3.2)로부터 $A + B = C + D$ ($A = D$)이기 때문에 다음과 같은 식이 주어진다.

$$\bar{z}_{02} = \frac{\bar{z}_{01}}{\sqrt{1 - \bar{z}_{01}^{\,2}}} \tag{3.4}$$

또한 투과계수 $T = (A + B)^{-1}$이므로 다음과 같은 식이 주어진다.

$$T_e = -\sqrt{1 - \bar{z}_{01}^{\,2}} - j\,\bar{z}_{01}\,, \qquad T_o = \sqrt{1 - \bar{z}_{01}^{\,2}} - j\,\bar{z}_{01} \tag{3.5}$$

식 (3.1)로부터 포트 2와 3에서의 출력 신호는

$$\boldsymbol{b}_2 = -j\,\bar{z}_{01}\,\boldsymbol{a}_1\,, \qquad \boldsymbol{b}_3 = -\sqrt{1 - \bar{z}_{01}^{\,2}}\,\boldsymbol{a}_1 \tag{3.6}$$

이다. 위 식으로부터 $\boldsymbol{b}_3$은 $\boldsymbol{b}_2$에 상대적으로 위상이 $90°$ 지연됨을 알 수 있고, $b_2^2 + b_3^2 = a_1^2$이다. 또한, 결합도는

$$\begin{aligned} \text{Coupling} &= 10\log\frac{P_1}{P_3} \\ &= 10\log\left(\frac{1}{1 - \bar{z}_{01}^{\,2}}\right) \end{aligned} \tag{3.7}$$

이다.

식 (3.4)과 (3.7)로부터 Z_{01}과 Z_{02}의 값을 알 수 있으며, 결합도가 3dB일 경우에는 $Z_{01} = Z_0/\sqrt{2}$, $Z_{02} = Z_0$임을 알 수 있다.

그림 3.5는 제작된 가지선로형 방향성 결합기의 주파수특성을 나타내며, 그림 3.6은 포트 2와 3에서 출력 신호의 위상을 보여준다. 그림을 살펴보면 중심 주파수

1.96 GHz에서 포트 2와 포트 3의 위상차가 90° 가 됨을 확인할 수 있다.

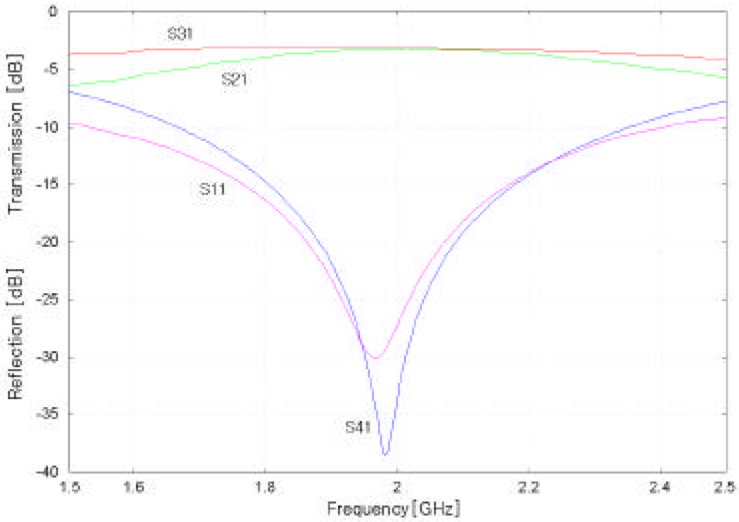


그림 3.5 제작된 가지선로형 방향성 결합기의 주파수특성

Fig. 3.5 The frequency characteristic of fabricated branch-line directional coupler.

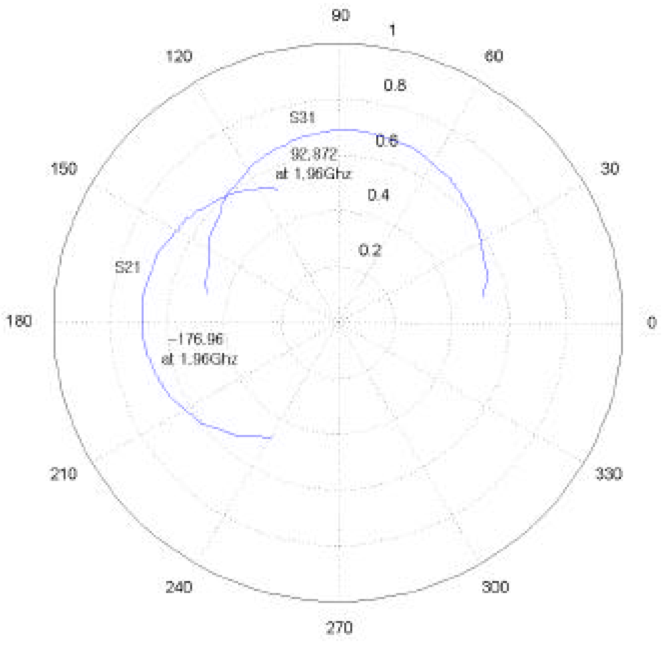


그림 3.6 포트 2와 3에서 출력신호의 위상

Fig. 3.6 The phase of output signal at port 2 and 3.

3.2.2 Wilkinson 전력 분배/합성기[9],[10]

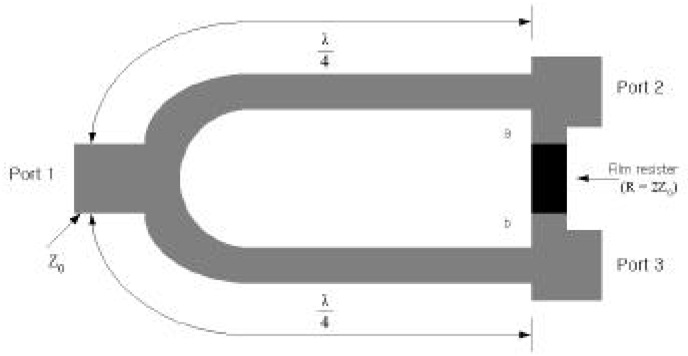
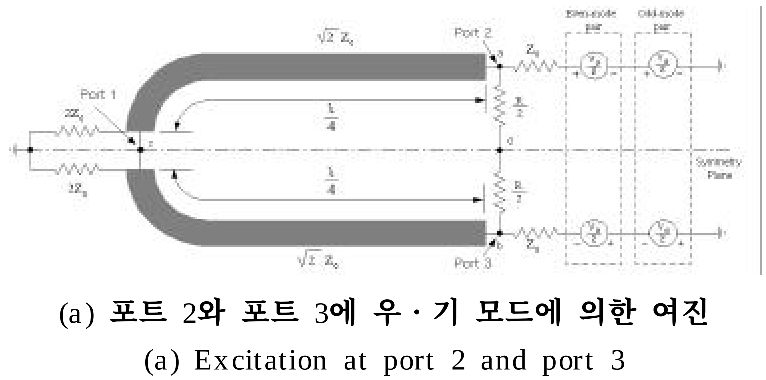


그림 3.7 Wilkinson 전력 분배기

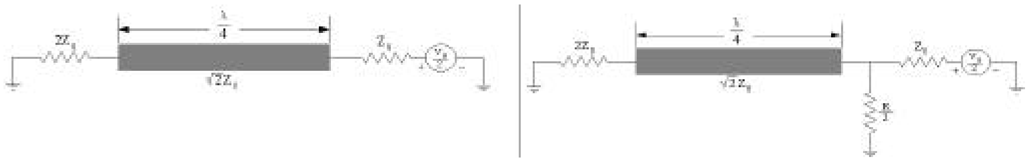
Fig. 3.7 Wilkinson Power divider.

윌킨슨 전력분배/합성기는 입력신호를 동위상으로 균등 분배하는 3-port 전력 분배기이다. 그림 3.7은 윌킨슨 전력분배기를 나타내며, 신호가 포트 1에서 들어오면 출력신호는 포트 2와 3에 동상으로 균등 분배된다. 포트 2와 3사이에 있는 저항의 양단은 동전위이기 때문에 전류가 흐르지 않으므로 입력으로부터 분리된다. $\lambda/4$ 전송선로의 특성임피던스가 $\sqrt{2}Z_0$이므로 포트 2와 3이 Z_0로 종단되었을 때 입력은 정합된다. 포트 2에서 입력신호를 고려하면, 신호는 포트 1과 저항 R에 나뉘고 포트 3에는 나타나지 않는다. 그러므로 저항 R은 포트 2와 3을 격리하는 중요한 역할을 한다.



(a) 포트 2와 포트 3에 우 · 기 모드에 의한 여진

(a) Excitation at port 2 and port 3
by even and odd mode



(b) 우 모드 등가회로 (c) 기 모드 등가회로

(b) Even-mode equivalent circuit (c) Odd-mode equivalent circuit

그림 3.8 Wilkinson 전력 분배기의 우·기 모드 해석

Fig. 3.8 Even-odd mode analysis of Wilkinson power divider.

이러한 특성은 우(even)·기(odd) 모드 해석법으로 알 수 있는데, 그림 3.8(a)는 우·기 모드 등가회로를 나타낸다. 먼저 우 모드 여진시를 살펴보면, 점 a와 b는 대칭성에 의해 동전위이기 때문에 전류가 저항을 통해 흐르지 않고 점 d는 개방된다. 그리고 점 c도 개방이 되며 등가회로는 그림 3.8(b)와 같다. $\lambda/4$ 전송선로의 특성임피던스를 $\sqrt{2}Z_0$로 선택하면, 포트 2에서 회로는 정합되므로 $Z_{2e} = Z_0$이다. 따라서 각 포트에서의 전압은 다음과 같다.

$$\boldsymbol{V}_{2e} = V_G/4, \quad \boldsymbol{V}_{1e} = -j\sqrt{2}\,V_G/4, \quad \boldsymbol{V}_{3e} = V_G/4 \tag{3.8}$$

기 모드 여진시에는 점 c와 d는 단락되며 등가회로는 그림 3.8(c)와 같다. 기 모드에 대한 입력 임피던스는 $Z_0 = R/2$이 되며, 완전 정합이 되기 위해서는 저항 값은 $2Z_0$가 된다. 따라서 $R = 2Z_0$에 대해서, 각 포트에서의 전압은 다음과 같다.

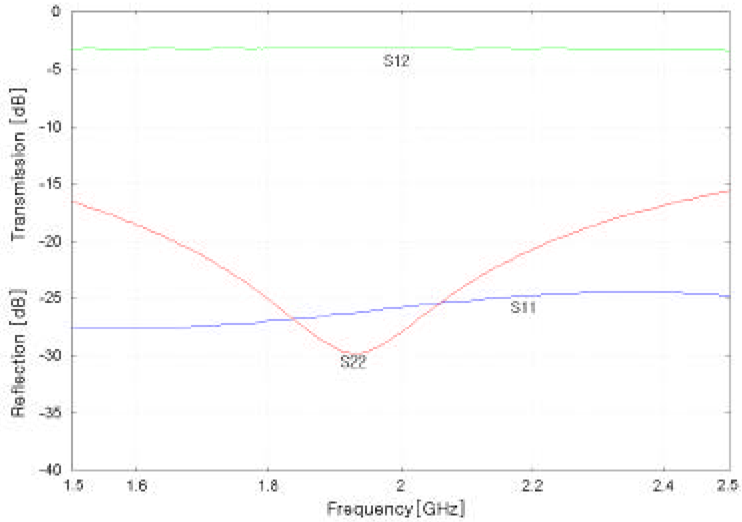
$$\boldsymbol{V}_{2o} = V_G/4, \quad \boldsymbol{V}_{1o} = 0, \quad \boldsymbol{V}_{3e} = -V_G/4 \tag{3.9}$$

그러므로 우·기 모드 해를 중첩시키면 다음과 같다.

$$\boldsymbol{V}_2 = \boldsymbol{V}_{2e} + \boldsymbol{V}_{2o} = V_G/2, \qquad \boldsymbol{V}_3 = \boldsymbol{V}_{3e} + \boldsymbol{V}_{3o} = 0$$

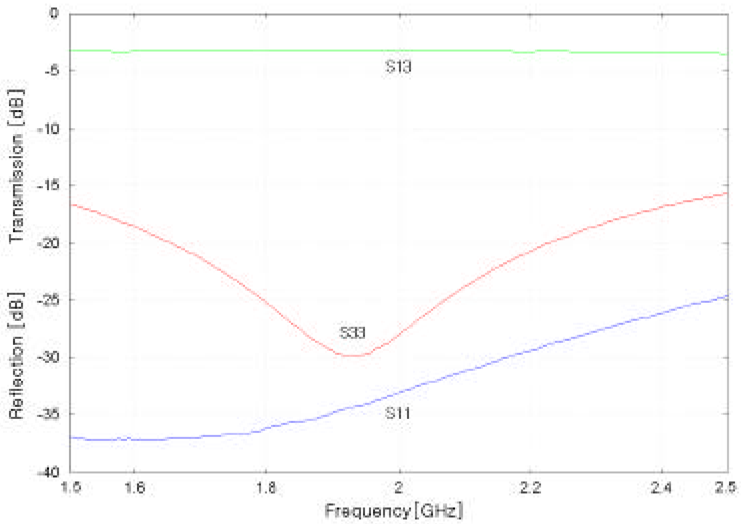
$$\boldsymbol{V}_1 = \boldsymbol{V}_{1e} + \boldsymbol{V}_{1o} = -j\,V_G/\sqrt{2}, \quad \boldsymbol{V}_{ab} = \boldsymbol{V}_2 - \boldsymbol{V}_3 = \boldsymbol{V}_2 \tag{3.10}$$

그러므로 포트 2나 3에서 신호가 입력될 때, 전력의 반은 저항에서 소비되고, 나머지 절반은 포트 1에 전달된다. 그림 3.9는 제작된 윌킨슨 전력분배기를 전력 합성기로 사용할 경우의 포트 2와 포트 3에서의 주파수 특성을 나타내고 있다.



(a) 포트2

(a) Port 2



(b) 포트 3

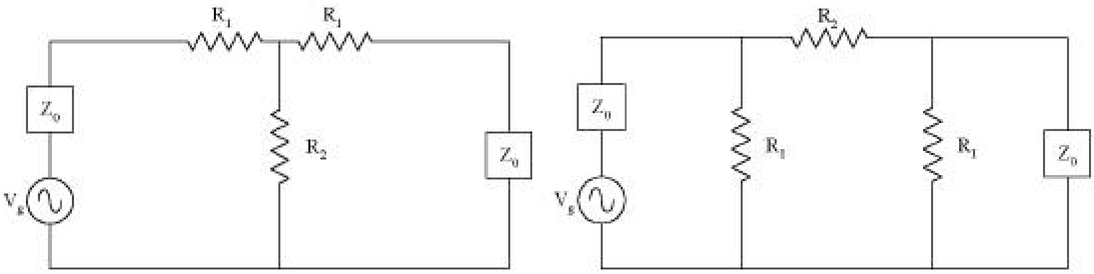
(b) Port 3

그림 3.9 제작된 윌킨슨 전력분배기의 포트 2와 3에서의 주파수 특성

Fig. 3.9 The frequency characteristic of fabricated Wilkinson power divider at port 2 and 3.

3.2.3 T형/Π형 감쇠기[11]

선형화기의 감쇠기는 집중정수 소자인 저항을 이용하여 고정 신호감쇠기를 사용하였다. 이러한 고정감쇠기의 용도는 비선형 영역에서 동작하는 FET의 출력을 감쇠 시키기 위함이다. 일반적으로 감쇠기는 초고주파 측정장비 및 마이크로파 시스템 등에서 입출력 레벨조절, 시스템의 안정화 등에 중요하게 사용되는 부품으로 넓은 대역에 걸쳐서 사용하기 위해서는 대역폭이 커야하며, 온도에 따른 특성 변화가 적어야 한다. 기본적인 감쇠기 회로는 대칭구조를 가지고 있고 그림 3.10에서와 같이 T형과 Π형 회로가 있다.



(a) T-Type (b) Π-Type

그림 3.10 감쇠기 구조도

Fig. 3.10 Attenuator structure.

감쇠기 회로에서 저항 R_1과 R_2는 연결된 전송선로의 특성임피던스 Z_0와 정합이 이루어지도록 선택되어져야 한다. T형 회로에서의 입력임피던스는 식 (3.11)과 같이 나타낼 수 있다.

$$R_{in} = R_1 + \frac{R_2(R_1 + Z_0)}{R_1 + R_2 + Z_0} \tag{3.11}$$

$R_{in} = Z_0$일 때 식(3.11)에 대입하면,

$$R_1(R_1 + 2R_2) = Z_0^2 \tag{3.12}$$

$R_{in} = Z_0$일 때 부하측에서 본 테브난(Thevenin) 임피던스는 Z_0와 같다. R_2에 연결된 테브난 개방회로 전압 V_{TH}는 식(3.13)과 같다.

$$V_{TH} = \frac{R_2}{R_1 + R_2 + Z_0} V_g \tag{3.13}$$

그리고 부하에 전달되는 전력, P_L은

$$P_L = \frac{1}{2}\left|\frac{V_{TH}}{2Z_0}\right|^2 Z_0 = \left(\frac{R_2}{R_1 + R_2 + Z_0}\right)^2 \frac{|V_g|^2}{8Z_0} \tag{3.14}$$

이다. 식(3.14)에서 가용전력이 $\frac{|V_g|^2}{8Z_0}$이기 때문에 전력 감쇠 K^2은 식(3.15)과 같다.

$$K^2 = \left(\frac{R_1}{R_1 + R_2 + Z_0}\right)^2 \tag{3.15}$$

K값과 $R_{in} = Z_0$ 조건이 주어질 때 식(3.12)와 식(3.15)를 이용하여 R_1과 R_2값을 구하면 식(3.16)과 식(3.17)과 같이 구할 수 있다.

$$R_1 = \frac{1-K}{1+K} Z_0 \tag{3.16}$$

$$R_2 = \frac{2K}{1-K^2} Z_0 \tag{3.17}$$

50Ω 시스템에서, 10-dB 감쇠에 대해서는 $K = \sqrt{0.1}$이고, $R_1 = 25.97\Omega$, $R_2 = 35.14\Omega$이다. 그리고 Π형에 대해서 R_1, R_2는 다음과 같다.

$$R_1 = \frac{1+K}{1-K} Z_0 \tag{3.18}$$

$$R_2 = \frac{1-K^2}{2K} Z_0 \tag{3.19}$$

식(3.16) (3.19)를 이용하여 T형과 Π형의 감쇠량에 따른 저항값을 표 3에 나타내었다.

표 3. 감쇠량에 따른 저항값

Table 3. Resistance variation versus attenuation

저항값 / 감쇠량	T-Type		Π-Type	
	R1[Ω]	R2[Ω]	R1[Ω]	R2[Ω]
1dB	2.88	433.3	869.5	5.77
2dB	5.73	215.2	436.2	11.61
3dB	8.55	141.9	292.4	17.61
4dB	11.31	104.8	221	23.85
5dB	14	82.24	178.5	30.4
6dB	16.61	66.93	150.5	37.35
7dB	19.12	55.8	130.7	44.8
8dB	21.53	47.3	116.1	52.84
9dB	23.81	40.59	105	61.6
10dB	25.97	35.14	96.25	71.15

3.3 전치왜곡 선형화기 제작 및 측정

본 논문의 선형화기 설계 및 제작 상의 특정을 살펴보면, 소신호 증폭기인 2개의 ATF-21186을 중심으로 두 개의 신호경로를 가지도록 입력단에 가지선로형 방향성 결합기와 출력단에 윌킨슨 전력합성기를 사용하여 동일한 구조로서 제작과 특성측정이 용이하도록 하였다. 그림 1은 선형화기의 회로도를 나타낸다. 여기서 선형영역에서 동작하는 FET를 F1이라고 하고 비선형 영역에서 동작하는 FET를 F2라고 하고, 그림 1에서 윗 경로를 A-Path, 아래 경로를 B-Path라고 하면 A-Path에 F1이 놓이고 B-Path에 F2가 위치한다. 드레인 전압은 F1이 3V, F2에 1.4V를 인가했고, 게이트 전압은 같은 입력 임피던스를 가지도록 F1, F2 모두 -0.3V를 인가했다[8]. 그리고 두 경로 모두에서 위상차이를 조절할 수 있도록 하였으며, 윌킨슨 전력합성기 앞 단에서 두 경로의 위상차이를 측정하기 위하여 20 dB 방향성결합기를 추가하였다. 따라서 두 경로에서 20 dB 방향성결합기를 통해서 모니터 하면서 B-Path의 지연선로를 조절하여 두 FET에 인가된 전압에서 위상차가 180° 가 되게 하였다. 그리고 선형화기의 출력을 측정하여 두 신호의 차이가 전력증폭기의 비선형특성에 알맞게 하고, 전력증폭기의 입력으로서 적절하도록 6dB π형 감쇠기를 사용하였다. 제작된 선형화기의 회로는 그림 3.11과 같다.

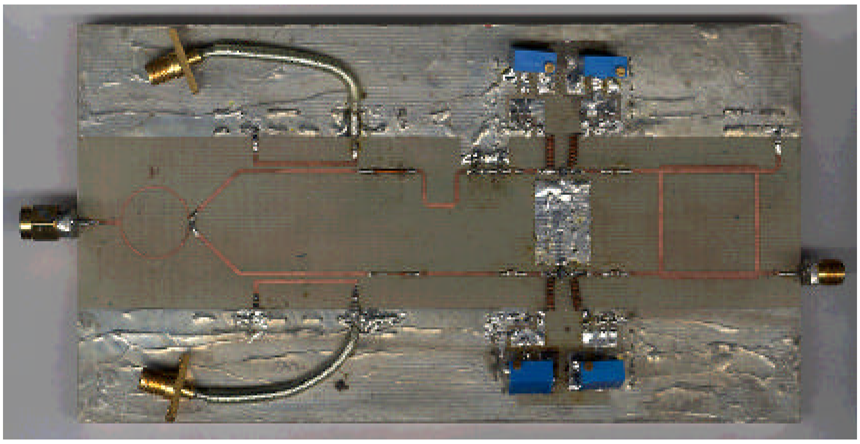


그림 3.11 제작된 전치왜곡 선형화기

Fig. 3.11 The fabricated Predistortion linearizer.

3.3.1 선형화기에 사용된 소신호 FET의 특성

선형화기에서 사용된 두 FET(F1, F2)에 앞에서 언급한 전압을 인가했을 때 기본주파수 신호와 제 3차 상호변조(IM3) 신호의 출력을 표 4에서 나타내고 있다. 입력범위 -10.33 dBm에서 9.33 dBm까지 나타내고 있으며 입력전력 9.33 dBm에서 포화상태가 되었다.

표 4. 두 FET의 기본주파수와 IM3의 출력

Table 4. The output of two FET's fundamental signal and IM3

INPUT [dBm]	OUTPUT [dBm]			
	Fundamental Signal of F1	IM3 of F1	Fundamental Signal of F2	IM3 of F2
-10.33	-0.5	-60.16	-0.33	-35
-9.33	0.5	-57.5	0.67	-32.16
-8.33	1.5	-55.03	1.67	-29.33
-7.33	2.5	-53.66	2.67	-27
-6.33	3.5	-51.83	3.67	-24.83
-5.33	4.5	-49.83	4.67	-22.83
-4.33	5.5	-49.16	5.67	-20.83
-3.33	6.5	-47.5	6.5	-19.5
-2.33	7.5	-45.66	7.5	-18
-1.33	8.67	-43.83	8.34	-16.83
-0.33	9.67	-41.66	9.34	-15.66
0.33	10.67	-39	10	-14.5
1.33	11.67	-32.33	10.84	-13.33
2.33	12.67	-27.33	11.67	-12.66
3.33	13.67	-21.5	12.5	-12
4.33	14.5	-16.66	13.34	-11.16
5.33	15.5	-12.66	14	-10
6.33	16.5	-9.5	14.84	-8.16
7.33	17.5	-6.83	15.67	-6.16
8.33	18.5	-4.33	16.5	-4
9.33	19	-2.83	17	-3.33

그림 3.12와 그림 3.13은 표 4에 대한 두 FET의 기본주파수 출력신호와 IM3의 출력신호를 나타낸다. 그림 3.12에서 기본주파수에 대한 두 FET의 출력은 거의 비

슷한 특성을 나타내고 있음을 알 수 있고, 그림 3.13에서 IM3의 출력은 상당한 차이나 남을 알 수 있다. 여기서 만약 선형화기에 6 dB의 감쇠기를 사용하였을 경우에 두 FET의 IM3의 차이가 6 dB가 나지 않는 4.5 dBm의 입력부터는 전치왜곡기로서 전력증폭기의 선형화에 기여하지 못함을 알 수 있다. 따라서 입력전력 약 4.5 dBm 이하의 전력 범위에서 전력증폭기를 구동시켜야 한다.

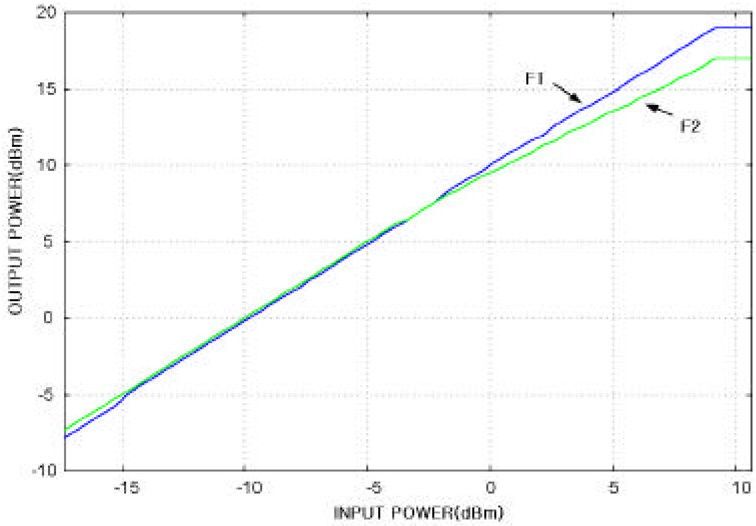


그림 3.12 두 FET (F1, F2)의 기본주파수 입·출력 특성

Fig. 3.12 The fundamental signal input-output characteristics of two FET.

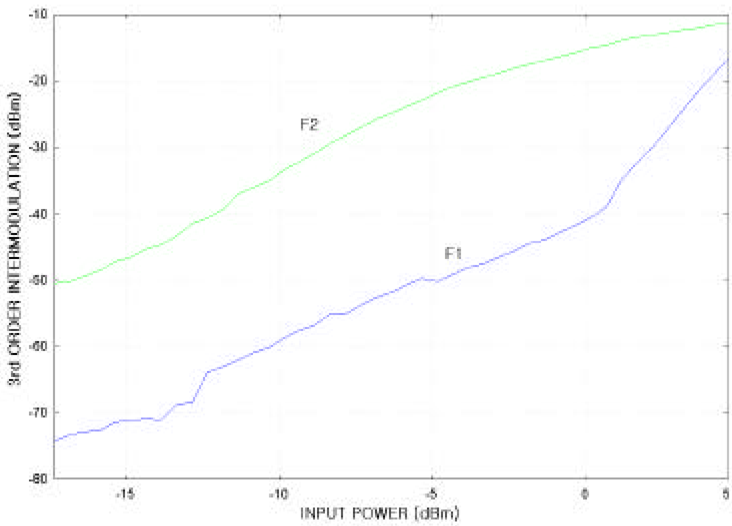


그림 3.13 두 FET의 IM3 입·출력 특성

Fig. 3.13 The IM3 input-output characteristics of two FET.

3.3.2 제작된 전치왜곡 선형화기의 특성

그림 3.14는 선형화기에서 지연선로를 사용하여 두 FET의 위상이 180° 차이가 나도록 조절한 후 윌킨슨 전력합성기 앞 단의 20 dB 방향성결합기를 통해 측정된 위상이다. 0 dBm을 기준으로 위상이 180° 차이가 나고 그 보다 낮은 입력이나 높은 입력에서는 조금의 오차가 남을 확인할 수 있다. 그림 3.15는 선형화기에서 감쇠기 사용 없이 지연선로만을 사용하였을 때 선형화기의 출력으로서 입력이 0 dBm일 때 두 신호는 위상차가 180°가 되어 출력에서 약 -16 dBm이 됨을 확인할 수 있다.

그림 3.16은 6 dB 감쇠기와 지연선로를 사용한 최종 전치왜곡 선형화기의 기본주파수 신호와 180° 위상차이가 나는 3차 상호변조 신호(IM3)이다. 여기서 입력은 선형화기 앞 단의 입력이기 때문에 가지선로형 방향성결합기의 3 dB 감쇠를 고려하면 입력이 1.5 dBm 이상부터는 기본주파수 신호와 IM3의 위상이 180° 위상차가 나지 않기 때문에 전력증폭기의 입력으로 사용할 수 없다. 따라서 1.5 dBm 이하의 입력전력 레벨에서 전력증폭기의 선형성 개선에 기여함을 알 수 있다.

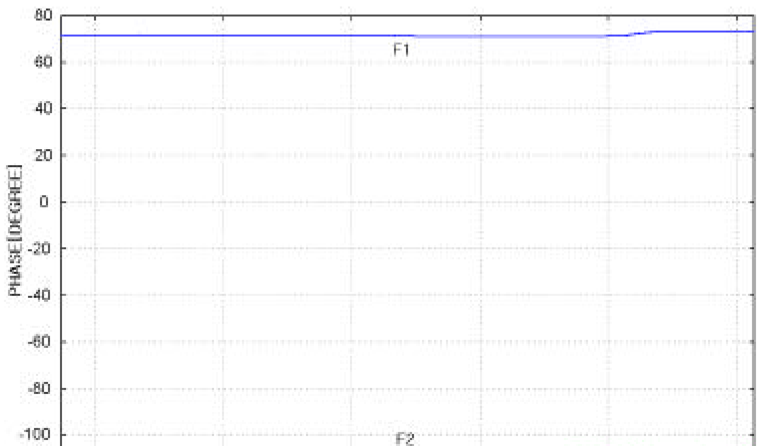


그림 3.14 지연선로로 조절한 두 FET의 위상

Fig. 3.14 Two FET's controled phase by using delayline.

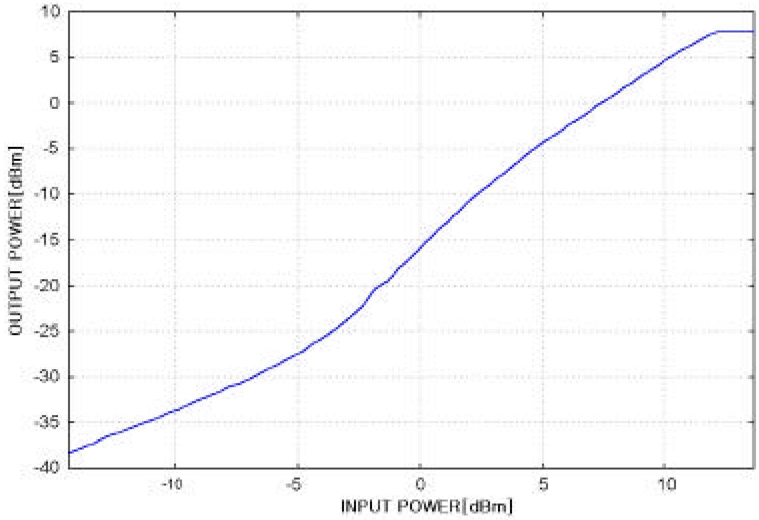


그림 3.15. **감쇠기 사용 없이 지연선로만 사용한 선형화기 출력**

Fig. 3.15 The linearizer output only using delayline without attenuator.

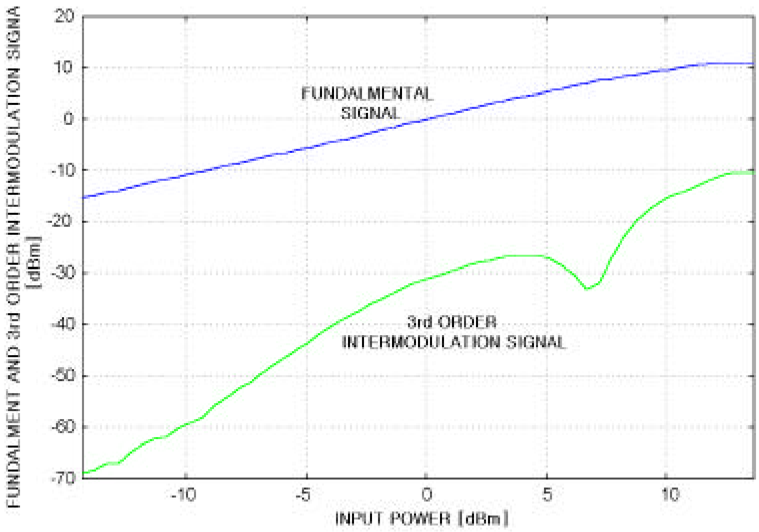


그림 3.16 **선형화기의 기본주파수 신호와** IM3

Fig. 3.16 The Fundamental signal and IM3 of linearizer.

제 4장 선형화기를 포함한 전력증폭의 측정 결과

본 논문에서 연구한 전치왜곡 선형화기는 π형 감쇠기와 지연선로를 사용한 선형화기로서 중심주파수는 1.96 GHz이고, 입력신호는 2 tone을 적용하였고 tone 간격은 5 MHz이다. 선형화 대상으로 제작된 전력증폭기는 3단으로 구성되었으며 첫단에 AH1, 두 번째 단에 FLL107, 그리고 세 번째 단에 FLL120을 사용하였다.

측정방법은 먼저 입력전력을 0.5 dB back-off 시키면서 전력증폭기의 출력전력과 IM3를 측정한 후 전력증폭기의 앞단에 선형화기를 결합하여 전력증폭기의 출력에 따라 IM3를 측정하였다. 표 5는 전력증폭기와 선형화기가 결합된 전력증폭기의 출력전력과 IM3를 나타내고 있다.

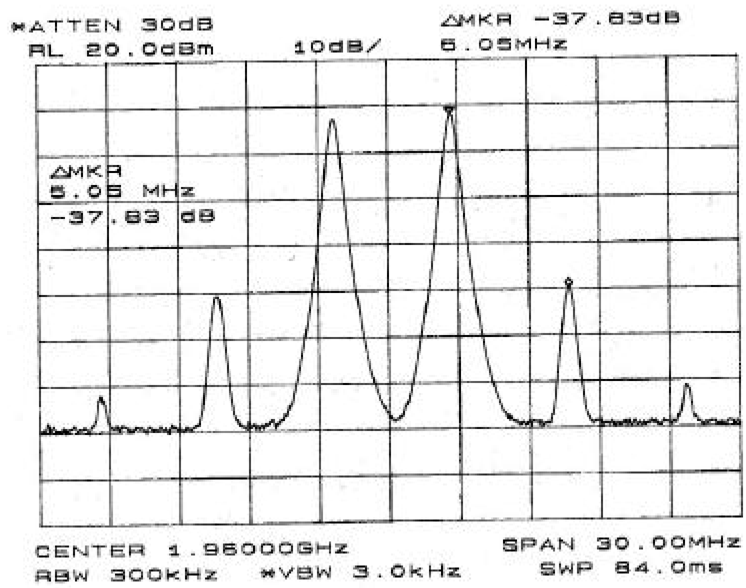
표 5를 살펴보면, 출력전력 33 dBm의 높은 전력에서는 3.2 dBc 개선이 되고, 입력전력이 back-off 되면서 개선량이 더 많아짐을 확인할 수 있고, 더 낮은 입력전력에서는 전력증폭기 자체의 IM3의 전력이 작기 때문에 개선량이 다시 줄어듦을 확인할 수 있다.

그림 4.1은 출력전력 29.67 dBm일 때 전력증폭기의 기본주파수 신호와 IM3 출력과 선형화기가 결합된 전력증폭기의 기본주파수 신호와 IM3의 출력을 스펙트럼상에서 비교하고 있다. 그리고 그림 4.2에서 그림 4.3까지는 출력전력을 1 dBm 높이면서 측정한 결과이다. 출력전력이 30.67 dBm일 때 전력증폭기의 기본주파수 신호와 3차 상호변조 신호와의 차는 -34.33 dBc이고, 선형화기가 결합된 전력증폭기의 기본주파수와 3차 상호변조와의 차는 -51.67 dBc이므로 3차 상호변조 왜곡이 약 17 dB 개선이 있었음을 알 수 있다.

표 5. **전력증폭기와 선형화기가 결합된 전력증폭기의 출력전력과** IM3

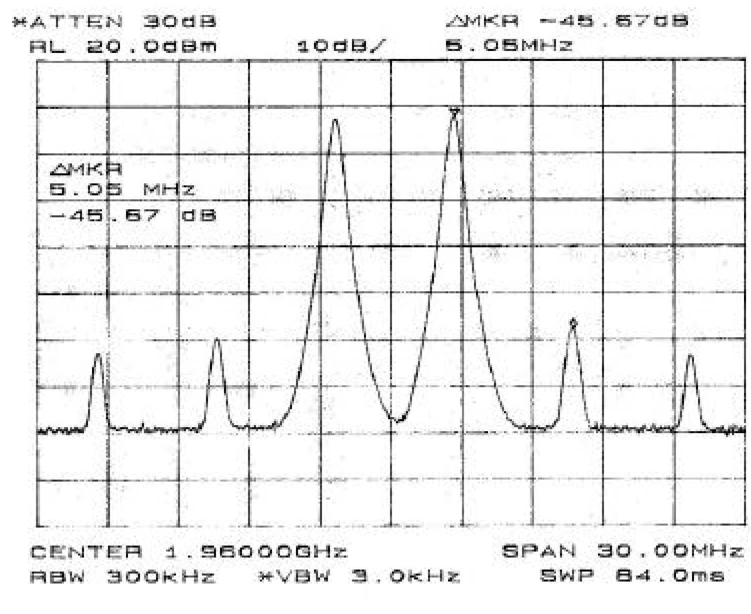
Table 5. The output power and IM3 of power amplifier combined linearizer

OUTPUT POWER(dBm)	IM3 of Amp.[dBm]	IM3 of Predistorter + Amp.[dBm]
27.84	- 13.66	- 15.33
28.17	- 12.83	- 14.83
28.67	- 11.33	- 14.66
29.17	- 10	- 14.66
29.67	- 8.5	- 15.83
30	- 6.66	- 16.5
30.5	- 4.83	- 17.33
30.84	- 2.83	- 18.83
31.34	- 0.83	- 11.66
31.67	1.5	- 9.33
32.17	3.67	- 4
32.5	6	- 1
33	8	4.84



(a) **증폭기의 출력**

(a) Amplifier output

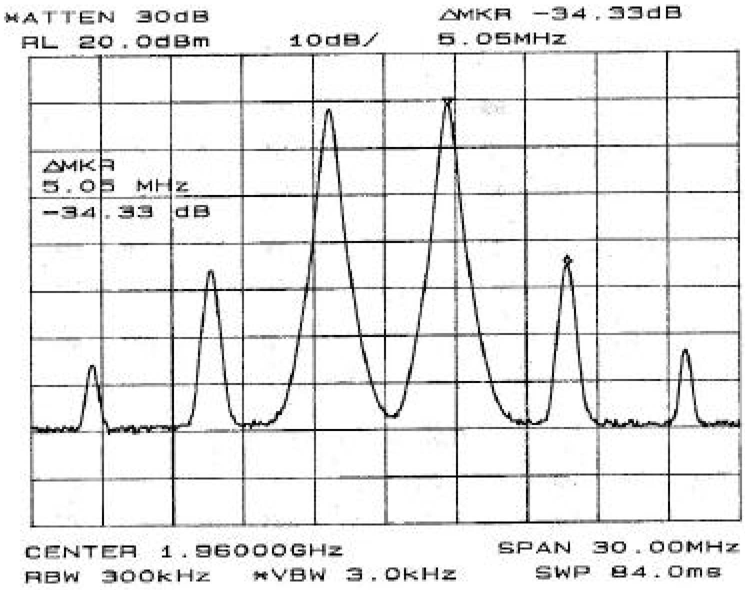


(b) **선형화기**+**증폭기의 출력**

(b) linearizer+amplifier output

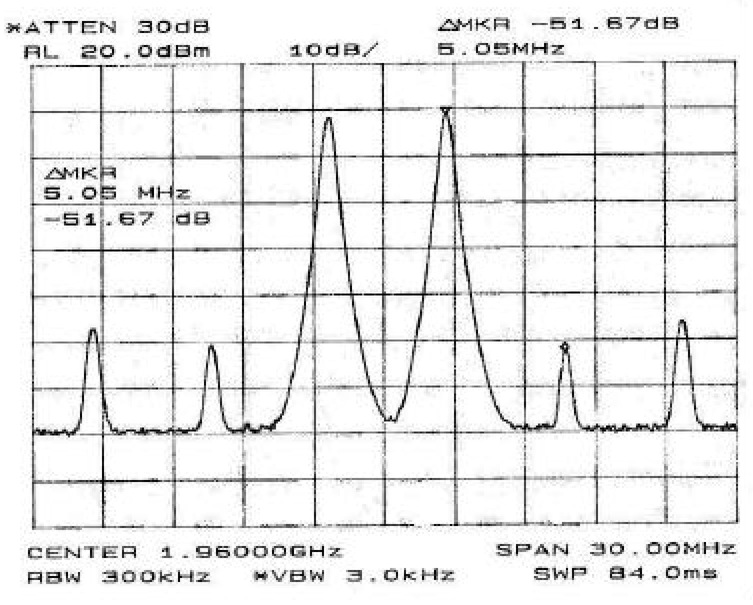
그림 4.1 **제작된 전력증폭기의 특성**(**출력전력**: 29.67 dBm/tone)

Fig. 4.1 The characteristics of fabricated power amplifier (output power : 29.67 dBm/tone).



(a) 증폭기의 출력

(a) Amplifier output

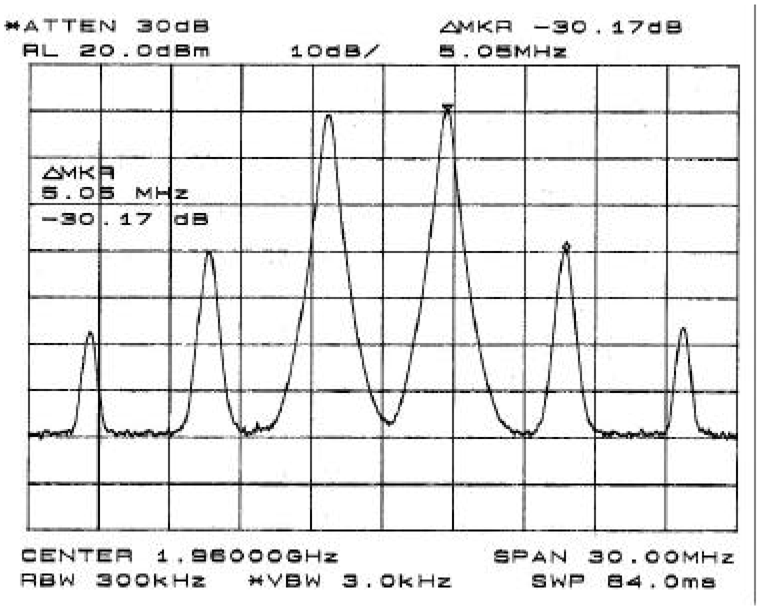


(b) 선형화기+증폭기의 출력

(b) linearizer+amplifier output

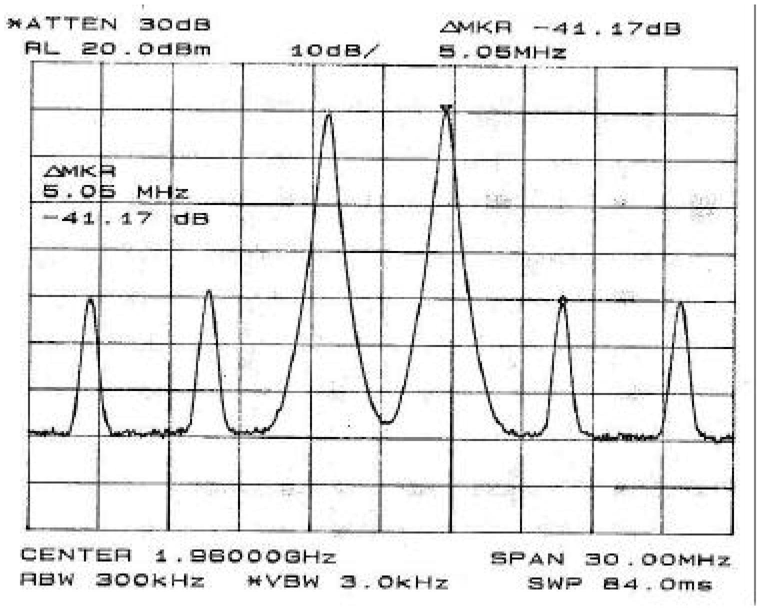
그림 4.2 제작된 전력증폭기의 특성(출력전력: 30.67 dBm/tone)

Fig. 4.2 The characteristics of fabricated power amplifier (output power : 30.67 dBm/tone).



(a) **증폭기의 출력**

(a) Amplifier output



(b) **선형화기+증폭기의 출력**

(b) linearizer+amplifier output

그림 4.3 **제작된 전력증폭기의 특성**(**출력전력**: 31.67 dBm/tone)

Fig. 4.3 The characteristics of fabricated power amplifier (output power : 31.67 dBm/tone).

제 5 장 결 론

전력증폭기에 단일 주파수 성분을 갖는 반송파 신호나 두 개 이상의 주파수 성분을 갖는 반송파 신호가 입력될 경우, 입력 신호 진폭의 증대에 따라 출력 신호 진폭의 증가율의 감소 및 위상의 지연 효과가 발생한다.

본 논문에서는 전력증폭기의 선형성 개선을 위해 전치왜곡 선형화기를 설계, 제작하였으며, 선형화기에 사용되는 세부회로를 구현 제시하였다. 그리고 선형화기를 실험하기 위하여 선형화 대상 전력증폭기를 설계 제작하였다.

전력증폭기의 선형화 방식인 부궤환 방식, 피드포워드 방식, 전치왜곡 방식의 장·단점을 비교 분석하였으며, 전력증폭기와 별도로 모듈을 만들어 선형화 할 수 있는 전치왜곡 선형화 방식을 사용하였다. 나아가서, 전치왜곡 선형화기의 구성회로로는 가지선로형 방향성결합기, 윌킨슨 전력합성기, ATF-21186, π형 감쇠기, 지연선로, 20 dB 결합선로형 방향성결합기가 사용하였으며, 주파수 대역은 1,885 MHz 2,025 MHz으로 하였다.

실제로 제작한 전치왜곡 선형화기를 포함하는 전력증폭기의 특성 측정에 있어서, 선형화기 측정주파수는 중심주파수 1.96 GHz에서 2.5 MHz의 신호 간격을 갖는 2 tone 입력 신호를 사용하여 출력신호의 세기가 27.84 dBm에서 33 dBm 사이에서 실측하였다. 측정결과 전력증폭기의 출력전력이 30.67 dBm일 때 3차 상호변조 왜곡이 17 dB의 개선을 보였다. 따라서 제안한 전력증폭기의 선형성 개선 방법은 셀룰라 시스템, PCS, IMT-2000 시스템 등의 기지국용 전력증폭기에 적용하여 비선형 특성에 의해 발생하는 신호 왜곡을 줄일 수 있다.

참 고 문 헌

[1] Nick Pothecary, Feedforward Linear Power Amplifier, Addison-Wesley, 1999.

[2] A. Katz, "SSPA Linearization," Microwave Journal, Apr. 1999.

[3] Tri T. Ha, Solid-State Microwave Amplifier Design, John Wiley & Sons, 1981.

[4] Stephen A Mass, Nonlinear Microwave Circuits, Artech House, 1988.

[5] Robert Soares, GaAs MESFET Circuit Design, Artech House, 1988.

[6] Steve C. Cripps, RF Power Amplifiers for Wireless Communications, Artech House, 1999.

[7] Mahesh Kumar et al, "Predistortion Linearizer Using GaAs Dual-Gare MESFET for TwTA and SSPA Used in Satellite Transponders," IEEE Trans. on Microwave Therory and Techniques, Vol. MTT-33, No 12, Dec. 1985.

[8] Rodrigo Cordeiro Tupynamba, et al., "MESFET Nonlinearities Applied to Predistortion Linearizer Design," IEEE MTT-S Digest, 1992.

[9] Peter A. Rizzi, Microwave Engineering Passive Circuits, Rrentice Hall, 1988.

[10] David M. Pozar, Microwave Engineering, Addison-Wesley, 1990.

[11] Robert E. Collin, Foundation for Microwave Engineering, 1992.