
L-band의 위성통신 시스템을 위한 극소형 25 Watt 고출력증폭기에 관한 연구

이영섭** · 전중성* · 홍창희**

A Study on the Ultra Small Size 25 Watt High Power Amplifier for Satellite
Mobile Communications System at L-Band

*Young-Sub Lee** · Joong-Sung Jeon* · Tchang-Hee Hong***

Abstract

The 25 Watt hybrid MIC SSPA has been developed in the frequency rang from 1.6265 GHz to 1.6465 GHz for uplink of INMARSAT's earth station. To simplify the fabrication process, the whole system is designed of two parts composed of a driving amplifier and a power amplifier. The Motorolas MRF-6401 is used for driving part, the Motorolas MRF-16006 and MRF-16030 is used the power amplifier. We reduced weight and volume of high power amplifier through arranging the bias circuits in the same housing.

The realized SSPA has more than 30 dB for gain within 20 MHz bandwidth, and the voltage standing wave ratios(VSWR) of input and output port are less than 1.7, respectively. The output power of 44 dBm is achieved at the 1 dB gain compression point of 1.6365 GHz. These results reveal a high power amplifier of 25 Watt which is the design target. The Proposed SSPA manufacture techniques in this paper can be applied to the implementation of high power amplifiers for some radars and SCPC.

* 한국해양대학교 부설 해사산업연구소

** 한국해양대학교 전자통신공학과

I. 서론

위성을 이용한 통신 방식이 최초로 도입된 이래 약 30년간 위성통신 기술은 비약적인 발전을 거듭하여 현재는 필수적인 통신 수단이 되었다. 이에 국내에서도 방송과 통신 서비스를 할 수 있는 무궁화 위성의 발사를 계기로 위성 통신 시대를 맞이하게 되었다. 무궁화 위성 발사는 방송면에서 국내 전역의 난시청 지역을 해소할 수 있게 되었을 뿐만 아니라 고화질 TV(HDTV) 및 디지털 방송 등의 최첨단 방송기술이 상용화 되는 계기를 마련하였다. 또한 통신분야에서는 무선 멀티미디어, 무선이동통신 등과 같은 고도의 정보서비스 제공을 위한 기반 조성과 관련 산업에 막대한 파급효과를 유도하였다[1],[2].

1980년대 이후 반도체 소자 제조기술이 발달하면서 무선 통신 장비의 소형 경량화 추세가 가속화되고 있으며, 특히 레이더 및 위성통신의 전송장치 내에 가장 중요한 부품 중의 하나인 고출력증폭기는 진행파관(Traveling wave tube : TWTA)을 이용한 TWTA에서 현재에는 GaAs FET 소자를 사용한 Solid State형 전력증폭기인 SSPA는 출력 특성에 있어서 선형성이 TWTA 보다 우수하며 다중 반송파 전송시 상호 변조 및 고조파 왜곡이 작다. 또한 SSPA는 소형 경량 이면서 낮은 동작전압과 긴 수명 및 유지 보수 상에서의 편리성 등에 장점을 갖는다[3],[4].

본 논문에서는 IMMARSAT 위성의 상향 통신 주파수인 1.6265~1.6465 GHz 대역에서 초고 주파용 전송장치로 사용될 수 있는 Solid State형 25 Watt 고출력증폭기를 설계·제작하였다. 비유전율 4.8, 두께 31 mil인 FR-4 기판을 사용하여 구동증폭단과 전력증폭단을 단일 기판상에 집적화하였다. 전력증폭부를 구동하기 위한 구동단은 2단으로 구성하였다.

제작된 고출력증폭기는 1.6265~1.6465 GHz 대역에서 이득 30 dB, 출력 25 Watt 이상의 증폭특성을 나타냈다.

이러한 측정 결과는 설계 사양과 잘 일치하는 것으로 본 논문에서 제작된 SSPA는 VSAT 및 SCPC 등의 무선 통신용 고출력증폭기로 사용될 수 있을 것이다.

II. 고출력증폭기 설계 이론

일반적으로 전력증폭기의 설계 및 제작에서는 저잡음증폭기와 같은 소신호 증폭기의 설계와는 달리 높은 전력이득 특성을 얻기 위해 설계상의 주의가 필요하다. 전력증폭기가 고출력 특성을 갖도록 하는데 1개의 전력증폭 소자로 전력 증폭단을 구성하기는 불가능하며 각 단의 출력과 이득을 고려한 다단 연결이 필요하다.

다단 증폭기의 설계는 입·출력 전력의 세기를 고려하고 사용소자의 제한에 따라 각 단별로 소자의 요구 성능에 적합한 개별적인 설계를 해야 한다. 이와 같은 설계방법에 의해 전체 고출력증폭기를 구동증폭단과 전력증폭단으로 나누어서 설계하였다.

먼저 구동증폭단은 대역 내에서 고이득 및 높은 선형성과 안정성을 위해 A급 증폭을 하도록 설계한다. 전력증폭단의 설계에 있어서는 1 dB 압축점이 매우 중요한 파라미터가 되며 따라서 설계시 1 dB 압축점으로부터 수 dB 이하의 점까지 동작범위를 선택하여 회로가 낮은 왜곡특성을 나타내도록 해야 한다. 특히 전력증폭기 설계 및 제작에 있어서는 전력증폭 소자의 모델링 파라미터가 신호전력 레벨 및 주파수에 따라 비선형 특성이 나타나는 것에 주의하여 비선형 설계를 하여야 한다. 그러나 전력증폭 소자에 대한 비선형 모델링 계수를 측정하는 데에는 고

가의 장비를 확보하여야 할 뿐 아니라 측정 방법상에도 많은 노력이 요구된다. 따라서 본 연구에서는 전력증폭 소자의 제작회사로부터 제공받은 선형 계수를 근거로 증폭기를 설계하였다[5],[6].

(1) 구동증폭단의 설계 이론

고출력증폭기를 설계·제작하기 위해서는 먼저 전력증폭단을 선형적으로 동작시킬 수 있는 구동증폭단을 설계해야 한다.

고출력증폭기의 구동증폭단은 일반적인 증폭기 이론으로 설계가 가능하다.

그림 1은 임의의 입출력 임피던스 Z_S 와 Z_L 에 대한 정합 회로를 갖는 1단 증폭기 설계에 대한 블록도를 나타낸다. 그림 1에서 $\text{Re}(Z_{in})$, $\text{Re}(Z_{out}) > 0$ 을 만족하면 증폭기는 주어진 주파수 대역에서 무조건 안정이다. 이러한 경우 스미스 차트 상에 있는 어떠한 입·출력 부하를 택하여도 안정한 동작을 하게 된다. 그러나 $\text{Re}(Z_{in})$, $\text{Re}(Z_{out}) < 0$ 인 경우 증폭기는 특정 조건에 따라 안정 및 불안정한 상태가 되는 조건부 안정 상태가 된다. 따라서 이러한 조건부 안정 상태에서는 입·출력 안정도 원을 그려서 안정한 영역에 있는 부하들을 선택한 후 설계해야 한다.

증폭기가 부하에 최대전력을 전달하기 위해서 그림 1과 같이 신호원과 능동 소자 그리고 능동소자와 부하 사이에 각각 정합회로가 요구

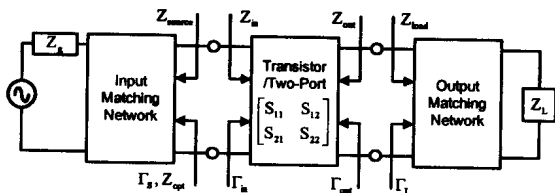


그림 1. 증폭기 설계 블록도
Fig. 1. Block diagram of amplifier.

된다. 최대 전력 이득을 갖는 증폭기의 입출력 복소정합에 필요한 반사계수는 식 (1)과 식 (2)와 같이 표현할 수 있다.

$$\Gamma_{SM} = Q_s' \left(\frac{B_s \pm \sqrt{B_s^2 - 4|Q_s|^2}}{2|Q_s|^2} \right) \quad (1)$$

$$\Gamma_{LM} = Q_L' \left(\frac{B_L \pm \sqrt{B_L^2 - 4|Q_L|^2}}{2|Q_L|^2} \right) \quad (2)$$

여기서

$$Q_s = S_{11} - S_{22}^* \Delta \quad (3a)$$

$$Q_L = S_{22} - S_{11}^* \Delta \quad (3b)$$

$$B_s = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2 \quad (4a)$$

$$B_L = 1 + |S_{22}|^2 - |S_{11}|^2 - |\Delta|^2 \quad (4b)$$

$$\Delta = S_{11} S_{22} - S_{12} S_{21} \quad (5)$$

이다.

식 (1)과 식 (2)에서의 B_s 와 B_L 의 값이 (+)이면 (-)로, (-)이면 (+)로 취한다.

(2) 전력증폭기 이론

전력 증폭 소자를 이용하여 전력 증폭용 협대역 혹은 광대역 증폭기를 설계할 때는 대신 동작 상태에서의 소자의 비선형성을 고려하는 것이 매우 중요하다. 이러한 전력증폭 소자의 비선형 특성은 열역학적으로 전력증폭기는 직류 전력을 고주파 전력으로 변환시키는 전력 변환기라 할 수 있다. 일반적인 증폭기는 직류 전원과 고주파 입력신호가 인가되어 보다 높은 전력의 고주파 출력신호를 발생시키는 것을 말한다. 이들의 입력과 출력 사이에는 항상 에너지 보존의 원리에 따라 열역학 법칙을 만족시켜 주

며 동작하게 된다.

그림 2와 같은 증폭기의 경우에 열역학 법칙에 따라 다음의 관계를 만족시켜 주어야 한다.

$$P_{in} + P_{dc} = P_{out} + P_d \quad (6)$$

여기서 P_{in} 은 입력 신호전력, P_{dc} 는 직류 입력 전력, P_d 는 손실 전력이며, P_{out} 는 출력 신호전력이다.

만약 고주파 전력이득 G 를

$$G = \frac{P_{out}}{P_{in}} \quad (7)$$

라고 정의하면

$$P_d = P_{dc} - (G-1)P_{in} \quad (8)$$

의 관계가 성립한다.

만약 직류 입력전압이 일정하게 유지되고, 이득이 1 보다 큰 값으로 일정하다고 가정하면, 입력신호 레벨에 따라 소모되는 전력 P_d 는 음의 값을 가진다. 이러한 사실은 불가능하며 실제로 출력 신호전력이 포화 상태에 도달되었음을 나타낸다. 즉 선형 동작 영역을 넘어서게 되면 입력의 세기에 따라 이득이 감소하는 이득포화 현상이 일어나게 된다[7],[8].

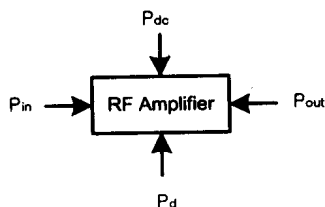


그림 2. 고주파 증폭기의 열역학적 표현
Fig. 2. The thermodynamic representation of RF amplifier.

Ⅲ. 전력증폭기 설계 및 제작

본 연구에서는 INMARSAT 위성의 상향 주파수 대인 1.6265~1.6465 GHz 대역에서 25 Watt 출력을 갖는 고출력 증폭기를 설계·제작하였다.

고출력증폭기는 구동증폭단과 전력증폭단의 두 부분으로 나누어서 설계하였으며 직류 전원을 인가하기 위한 바이어스 회로를 같은 하우징 내에 포함시켰다. 또한 각각의 증폭단을 설계 주파수 범위 내에서 선형으로 동작하도록 하기 위해서 각 증폭단을 2~3 dBm 차를 갖도록 설계하였고 전체 소신호 이득은 최소 30 dB 이상을 갖도록 하였으며 출력 전력은 25 Watt가 되도록 설계하였다.

특히, 본 논문에서는 각 단의 증폭기들이 앞 단으로 갈수록 실제 동작점이 1 dB 압축점보다 낮도록 설계하였다. 이와 같은 설계 기법에 의해 전력증폭기 동작상에 전체 안정도가 악화될 가능성을 최대한 낮추었으며 또한 구동증폭단의 MRF-6401에 안정적인 바이어스 전원 인가를 위해 능동형 바이어스 회로로 구성하였다.

고출력 증폭단을 구동시키기 위한 구동증폭단은 Motorola사의 MRF-6401을 사용하여 2 stage로 설계하였으며 25 Watt 전력을 갖는 고출력 증폭단은 Motorola사의 공통 베이스 접지 소자인 MRF-16006과 MRF-16030을 이용하여 2 stage로 구성하였다.

증폭기의 설계에 있어서 각 증폭단 사이에 삽입되는 직류 차단 회로로는 칩 커패시터를 사용하였다. 또한 에미터와 콜렉터에는 최소 삽입손실을 갖는 RF 쇼크를 구성하여 원하는 주파수 대역에서 바이어스 인가시 RF 신호가 바이어스 라인과 직류 전원부로 누출되는 것을 방지하도록 설계하였다.

이와 같은 설계 구조에 의하여 고출력증폭기

를 비유전을 4.8, 두께 31 mil인 FR-4 기판 위에 제작하고 턴도금한 알루미늄 기구물 안에 바이어스 회로와 함께 집적화하였다. 제작시 RF 회로부의 바이어스 회로에 전원을 공급하기 위하여 내벽에 Feed Through Capacitor을 삽입하여 직류 전원에 의한 스푸리어스 성분이 제거되도록 하였다.

그림 3은 2 stage의 구동증폭단과 2 stage의 전력증폭단을 갖는 25 Watt SSPA의 구성을 나타내고, 표 1은 고출력증폭기 특성을 나타내는 설계 사양이다.

(1) 구동증폭단

구동증폭단의 설계에서는 전력증폭단을 구동

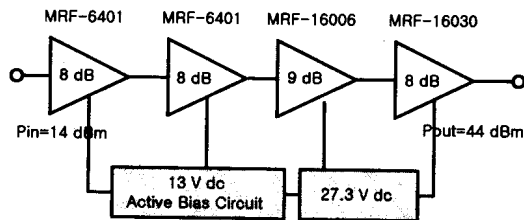


그림 3. 고출력증폭단의 구성도
Fig. 3. A block diagram of power stage.

표 1. SSPA의 설계 사양
Table 1. Design specification of SSPA.

Item Description	Specification
Frequency Range	1.625~1.645 GHz
Power Output	25 Watt
Power Gain	30 dB
Efficiency	35 %
DC Power	27.3 V
Input & Output VSWR	1.8:1
Size	85×25 mm

하기에 충분한 출력과 효율을 갖추어야 하며 사용주파수 대역에서의 이득, 바이어스 전압 그리고 최대전력을 고려해야 한다[9].

구동증폭단은 대역 내에서 입력 신호의 세기가 13.5~14.5 dBm이지만 통상 +14 dBm으로서 입력신호 변화에 출력신호가 일정하도록 하였다. 그림 4는 구동 증폭기의 회로 및 바이어스 회로를 나타내며, 구동 증폭기의 바이어스 회로 설계는 바이어스 안정화 저항을 사용하여 회로의 전압강하 및 전력 손실을 가능한 줄이고 온도의 안정성을 고려하여 설계하였다. 구동증폭단의 전력 증폭 트랜지스터인 Motorola사의 MRF-6401 소자에 $V_{cc}=13V$ 를 인가하였다. 그리고 소자의 P_{1dB} 를 고려하여 구동증폭단의 첫째 단에는 $V_{eb}=1 V$, $V_{ce}=12.5 V$, 둘째 단은 $V_{eb}=0.6 V$, $V_{ce}= 12.5 V$ 를 인가하다.

제작된 구동 증폭기를 Wiltron 360B 회로망 분석기를 이용하여 S-파라미터를 측정하여 이득과 정합 특성을 측정하였다. 그림 5는 제작된 구동 증폭단의 입력신호에 대한 이득변화를 나타낸다.

(2) 전력증폭단

Motorola사의 MRF-16006과 MRF-16030은 1.60~1.64 GHz 통신 시스템에서 각각 6 Watt와 30 Watt PEP 출력을 나타내는 C급(Class) NPN

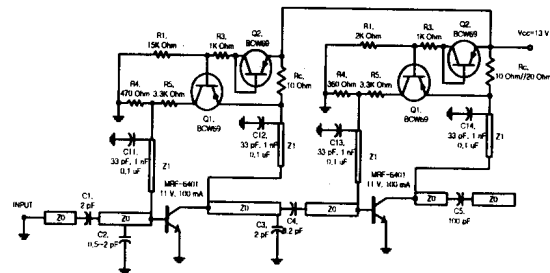


그림 4. 구동 증폭단의 회로 및 바이어스 회로
Fig. 4. The circuit of a driving stage and bias circuits.

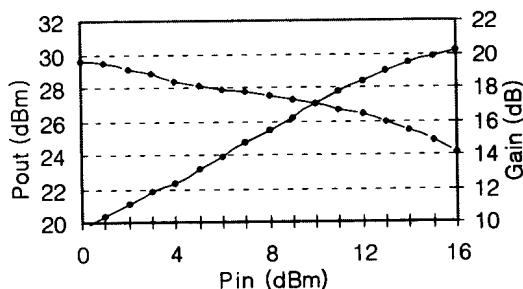


그림 5. 구동증폭단의 입력전력 대 출력전력
Fig. 5. Input power vs output power of a driving stage.

Silicon RF Power 트랜지스터이다. 전형적인 출력 이득은 콜렉터에 +28 V 직류 전원을 인가하고 C급 바이어스 회로를 구성할 때 8.4 dB와 8.5 dB이다[10].

전력증폭단의 첫째 단은 MRF-16006로 8.5 dB의 이득을 가지고 1.5 Watt의 입력 전력레벨까지 동작하며, $V_{eb}=28\text{ V}$, $I_c=500\text{ mA}$ 조건에서의 입·출력 반사계수는 $Z_0=10\text{ ohm}$ 일 때 $Z_{in}=7.04+j8.53$, $Z_{out}=1.58-j0.53$ 을 나타내었다. 둘째 단의 MRF-16030은 8.5 dB의 이득을 가지고 9 Watt의 입력 전력레벨까지 동작하며, $V_{eb}=28\text{ V}$, $I_c=2\text{ A}$ 조건에서의 입·출력 반사계수는 $Z_0=10\text{ ohm}$ 일 때 $Z_{in}=4.32+j6.00$, $Z_{out}=1.79-j2.08$ 이다.

그림 6은 표 1의 특성을 갖도록 제작된 고출력 전력증폭기를 나타낸다.

IV. 측정 및 결과 고찰

고출력증폭기의 측정에는 그림 6에서 보여준 SSPA를 Wiltron 360B 회로망 분석기와 Anritsu Power Meter ML4803를 사용하여 측정하였다.

고출력증폭기는 1.6265~1.6465 GHz의 20 MHz 대역에서 30 dB의 이득과 0.5 dB의 이득평단도를 가졌다.

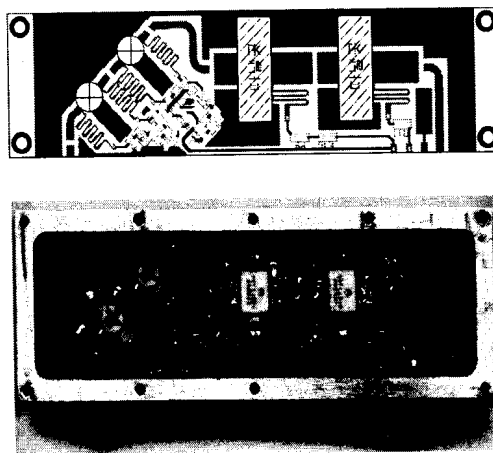


그림 6. 고출력증폭기의 Artwork와 실물도
Fig. 6. The picture of an artwork and SSPA

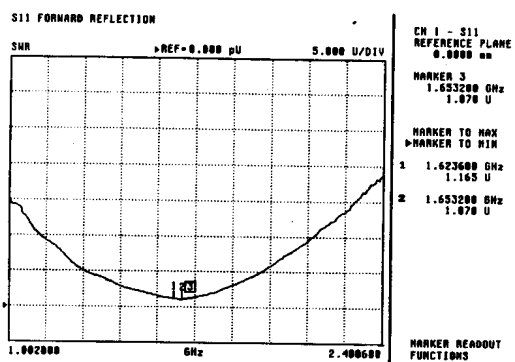
그림 7은 출력단에 감쇠기를 장착하고 측정한 입력 정재파비로서 최소 1.431:1을 나타냈다.

그림 7은 출력 정재파비를 측정한 것으로서 설계 사양인 1.7:1을 만족하였지만 다른 시스템의 안정화를 위해 아이솔레이터가 요구된다.

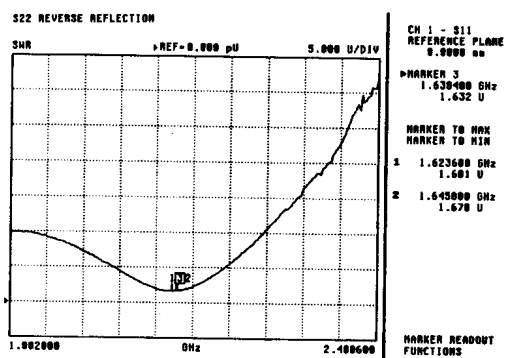
그림 8은 동작 주파수 1.635 GHz 주파수에 대한 입력신호 전력 대 출력신호 전력의 변화와 이득의 변화를 나타낸다. 그림 8에서 설계·제작된 고출력증폭기의 대역 내에서 1 dB 압축점은 44 dBm로 설계 대역 내에서 25 Watt의 출력 전력을 만족함을 알 수 있다.

본 논문에서 제작한 고출력증폭기의 전력효율은 동작 주파수 1.635 GHz의 1 dB 압축점에서 40%로서 C급 전력증폭기로서 우수한 효율이다.

표 2는 고출력증폭기의 설계사양과 측정결과를 비교한 것이다. 제작된 고출력증폭기는 1.6265~1.6465 GHz 주파수 대역에서 $30\pm 0.5\text{ dB}$ 의 이득과 1.7:1 이하의 입·출력 정재파비를 나타냈으며 출력전력도 설계 대역 내에서 44 dBm의 P_{1dB} 출력으로서 최대 출력전력 25 Watt를 만족하였다.



(a) 입력 정재파비
(a) The input VSWR ratio.



(b) 출력 정재파비
(b) The output VSWR ratio.

그림 7. 입력과 출력 정재파비
Fig. 7. The input and output VSWR ratio.

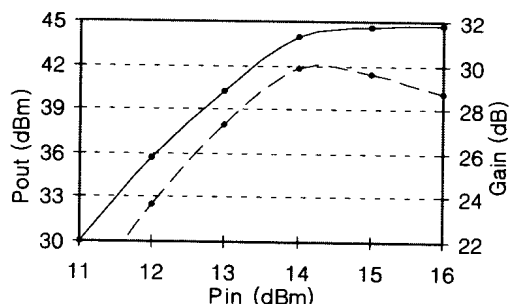


그림 8. 입력전력 대 출력전력
Fig. 8. Input power vs output power.

표 2. 고출력증폭기 특성

Table 2. Power Amplifier characteristics.

Parameter	Test Conditions	Value
Frequency Range		1625~1665 MHz
Power Output	$P_{in}=25$ mW	25 Watt
Power Gain	$P_{out}=25$ W	30 dB
Efficiency	$P_{out}=25$ W	40 %
DC Power	Dual Power	13 V 27.3 V
Input & Output VSWR	$P_{out}=25$ W	1.67:1
Size		85 × 25 mm

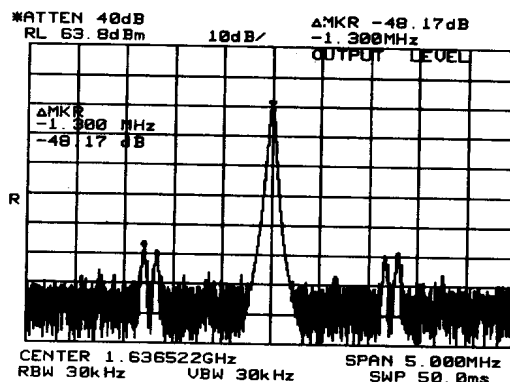


그림 9. 스퓨리어스 특성
Fig. 9. Spurious emission.

V. 결론

본 논문에서는 INMARSAT 위성의 상향통신 주파수인 1.6265~1.6465 GHz 대에서 초고주파용 전송장치로 사용될 수 있는 Solid State형 25 Watt 고출력증폭기를 설계·제작하였다. SSPA

는 비유전율 4.8, 두께 31 mil인 FR-4 기판을 사용하여 구동증폭단과 전력증폭단을 단일 기판상에 집적화하였다.

전력증폭단을 구동하기 위한 구동증폭단인 1,2 단 증폭기는 MRF-6401을 사용하였으며 전력 증폭단인 3,4단에는 MRF-16006과 MRF-16030을 사용하여 설계·제작하였다. 각 증폭기는 알루미늄에 틴도금한 하우징 내에 바이어스회로와 함께 집적시켰다.

본 논문에서 설계·제작된 고출력증폭기는 1.6265~1.6465 GHz의 20 MHz 대역폭 내에서 30 ± 0.5 dB의 이득과 1.7:1 이하의 입·출력 정재파비를 각각 나타냈다. 또한 1.635 GHz 주파수에서 44 dBm의 1 dB 압축점 출력전력을 나타냄으로서 설계시 목표로 했던 출력전력 25 Watt를 상회하였으며, 그 크기가 단지 85×25 mm이다.

참 고 문 헌

- [1] D. Roddy, Satellite Communications, pp. 63-107, Prentice Hall, 1989.
- [2] 전중성, 김동일, 배정철, 위성통신용 광대역 저잡음증폭기의 구현 및 성능평가에 관한 연구, 한국해양정보통신학회 논문지 제4권, 1호, pp. 67-76, 2000.
- [3] R. Soarces, GaAs MESFET Circuit Design, Artech House, pp. 287-291, 1988.
- [4] Marian W. Pospieszalski, Sander Weinreb, Roger D. Norrod, Ronald Harris, FET's and HEMT's at cryogenic temperature their properties and use in low noise amplifier, IEEE Trans. Microwave Theory Tech., vol. MTT-36, pp. 552-558, Mar. 1988.
- [5] G. Gonzalez, Microwave Transistor Amplifier Design, Prentice-Hall, pp. 95-101, 1984.
- [6] Tri T. Ha, Solide-State Microwave Amplifier Design, John Wiley, pp. 203-216, 1981.
- [7] J. Baucells Boix, Ku-Band Solid-State Power Amplifier for the New European Satellites, 23rd European microwave conference proceeding, pp.11-14, 1993.
- [8] T. Edward, Foundation for Microstrip Circuit Design, John Wiley & Sons, pp. 267-276, 1982.
- [9] John L.B. Walker. High-Power GaAsFET Amplifier, Artech House, 1984
- [10] Motorola, RF Power Transistor Data Book, Motorola, 1999.