

工學碩士 學位論文

벅 컨버터 전원용 일정 전압 출력
변압기에 관한 연구

*A Study on the Constant Voltage Transformer
for Buck Converters*

指導教授 金 潤 植

2004年 2月

韓國海洋大學校 大學院

電氣電子工學科 全 修 均

本 論 文 을

全 修 均 의 工 學 碩 士 學 位 論 文 으 로 認 准 함

委 員 長 : 工 學 博 士 全 泰 寅 ㉠

委 員 : 工 學 博 士 張 樂 元 ㉠

委 員 : 工 學 博 士 金 潤 植 ㉠

2 0 0 3 年 1 2 月

韓 國 海 洋 大 學 校 大 學 院

電 氣 電 子 工 學 科

全 修 均

목 차

1. 서 론	1
2. Buck 컨버터	3
2.1 동작원리	3
2.2 Buck 컨버터의 설계	8
3. 입력 필터 설계	9
3.1 주파수 응답	9
3.2 Extra Element Theorem	10
3.3 입력필터 설계	15
4. 일정 전압 출력 변압기	24
4.1 CVT 동작원리	24
4.2 CVT 설계	27
4.3 실험 및 검토	32
5. 시뮬레이션 및 실험결과검토	36
5.1 주회로	36
5.2 시뮬레이션	38
5.3 실험결과 및 검토	40
6. 결 론	45
참고문헌	47

A Study on the Constant Voltage Transformer for Buck Converters

Jeon Su-Kyun

*Department of Electrical Engineering
The Graduate School of Korea Maritime University
Busan, Republic of Korea*

Abstract

Recently, the size of electrical, electronic, and communicational devices are becoming small with development in LSI technology. Accordingly, outside noise and voltage fluctuation of device are causing fatal damage to the devices. And so, constant voltage transformer(CVT) such as AVR and UPS are adopted to prevent that kind of damage.

In this paper, CVT is investigated at the input of converter for stable input voltage. When input voltage of CVT is changed from 180V to 240V, the fluctuation of output voltage is about 2V. And so, Buck converter can be supplied stable DC voltage through rectifier. Because output voltage waveform of CVT is flat top, its r.m.s. value

of voltage is almost the same.

Designed CVT is installed in front of rectifier and Buck converter. To minimize THD of the system, input filter is designed and inserted on the basis of extra element theorem.

Based on the analyses, a series of simulation using the MATLAB and PSIM is carried out and an experimental system is designed and fabricated. As a result, when input voltage changes from 180V to 240V, output voltage of the buck converter is stable. And THD of converter is within 8%.

1. 서 론

최근 산업용 장비는 고밀도 집적회로 기술의 발달로 전기·전자·통신 기기가 소형 경량화 됨에 따라 매우 미세한 전력의 차이에도 치명적인 손실을 야기하고 있으며 기기의 외부 노이즈나 전압변동으로 인한 피해를 막기 위해 AVR, UPS 등 고가의 많은 정전압 기기의 연구개발에 주력하고 있다^[1].

또한, 최근 가전제품, 사무기기 등 스위칭 전원이 내장된 전기·전자 기기의 동시사용이 급증함에 따라 고조파가 발생하여 전력계통에 심각한 영향을 미칠 수 있는 가능성이 높아지게 되었다.

이에 대한 대책으로 IEC등 국제기구에서는 61000-3-2(한상당 16A 이하의 기기 대상), 61000-3-4(16A/상 이상의 기기 대상) 등의 규격을 제정하여 고조파를 엄격히 규제하고 있다. Buck 컨버터는 입력전압보다 낮은 직류전압을 출력하는데 사용되는 변환장치이나, AC/DC 변환장치에서 스위칭 고조파가 발생하고, 입력전압의 변동시 출력전압이 불안정한 전압이 발생하는 단점이 있다^{[3][4]}.

이에 대한 대책으로 본 논문에서는 철공진 전압 안정기로 잘 알려진 *Constant Voltage Transformer (CVT)*를 채용한다. 이 CVT의 특징은 입력전압이 변화하더라도 AC 출력전압의 크기를 일정하게 유지한다. 그리고 빠른 응답성, 전압변화가 큰 기간동안 과전압에 견딜 수 있는 능력의 신뢰성 때문에 AVR 또는 UPS와 달리 CVT의 고유영역을 차지하고 있다. 일반적으로 CVT는 표준치수의 일반/특수 변압기 코어를 이용한 변압기-리액터 조합으로 만들어지고 있다. 그러나, CVT의 설계는 어렵고, 실제로 동작 할 수 있도록 실용적인 해결책을 얻기 위해 시행착오라는 방법에 매달리고 있다^[2].

이러한 배경으로부터 본 논문에서는 안정된 *Buck* 컨버터의 DC 출력 전압을 얻기 위하여 *Buck* 컨버터의 입력단에 *CVT*를 설계 및 제작하였으며, 또한 입력필터를 설계하여 전력계통의 노이즈와 고조파 성분을 저감시켰다. *CVT*는 전원의 순간적인 정전 및 1차측 전압의 변동에도 불구하고 2차측에는 안정된 AC 전압을 출력하여 컨버터의 입력측에 공급한다. 또한 *Buck* 컨버터의 주파수응답 해석을 하였으며, *Extra Element Theorem*을 이용하여 입력필터의 추가시 전체 전달함수에 영향을 주지 않도록 설계하였다.

이를, *MATLAB*과 *PSIM*을 사용하여 시뮬레이션 하였으며, 실제로 제작, 실험을 통하여 이를 증명하였다^{[5]~[8]}. 그 결과 안정된 DC 전압을 얻을 수 있었으며, 컨버터의 총고조파왜곡(*THD*)을 8% 이내로 할 수 있었다.

2. Buck 컨버터

2.1 동작원리

그림 2.1은 *Buck* 컨버터의 기본 회로도를 나타낸다.

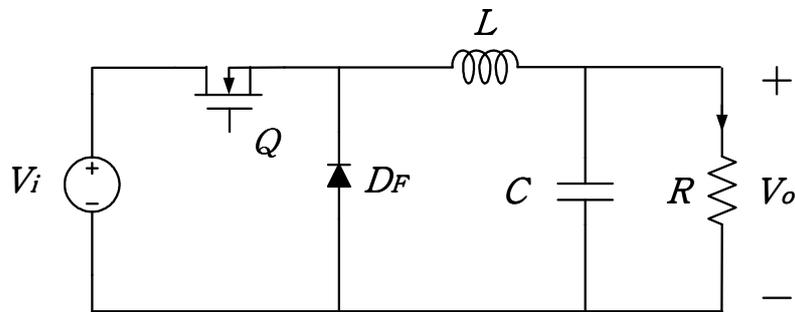


Fig 2.1 Circuit of the Buck converter

이 그림으로부터 *Buck* 컨버터의 구성 요소는 Power MOSFET를 이용한 주스위치 Q , 환류 다이오드 D_F , 출력 필터 L 및 C 가 됨을 알 수 있다. 동작 원리로서는 우선 주스위치 Q 가 ON되면 입력으로부터 전류가 L 을 통하여 출력으로 흐름과 동시에 L 에는 에너지가 축적하게 된다. 다음 Q 가 OFF되면 L 에 축적된 에너지가 환류 다이오드 D_F 를 통하여 출력측으로 방출하게 된다. 스위칭 주기 T_s 를 한 주기로 하여 이 동작이 반복되면서 입력 전력을 우리가 원하는 출력 전력으로 변환하게 된다^{[9][10]}.

그림 2.2는 각 부의 동작 파형을 나타내며 위로부터 스위치 구동 파형, 인덕터 전류 파형, 출력 전압 파형을 나타내고 있다.

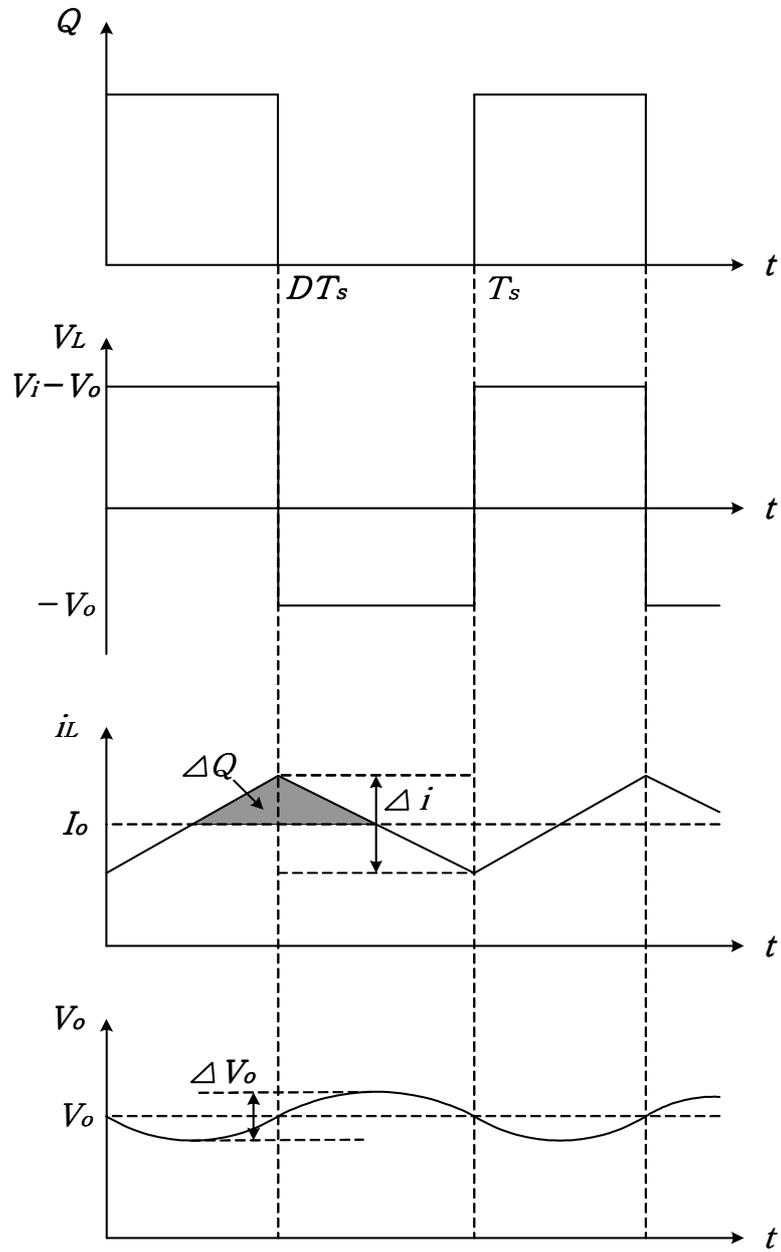


Fig 2.2 Buck converter waveform

그림 2.1의 *Buck* 컨버터에서 주스위치 Q 가 ON일 때 L 에 걸리는 전압은 아래와 같다

$$V_L = L \frac{di_L}{dt} = V_i - V_o \quad (2.1)$$

스위칭 주파수가 충분히 높다고 가정할 때, 위 식은

$$L \frac{di_L}{dt} = V_i - V_o \approx L \frac{\Delta i}{DT_s} \quad (2.2)$$

로 가정할 수 있다. 따라서 인덕터 전류 i_L 의 리플 Δi 는

$$\Delta i = \frac{V_i - V_o}{L} DT_s \quad (2.3)$$

가 된다.

같은 방식으로 Q 가 OFF일 때 Δi 를 구하면

$$\Delta i = \frac{V_o}{L} D' T_s \quad (2.4)$$

가 된다. 여기서, $D' = 1 - D$ 를 나타낸다.

또한 식 (2.3)과 (2.4)가 동일하다는 관계(*Volt-second balance*)로부터 Δi 를 소거하면

$$(V_i - V_o)D = V_o D' \quad (2.5)$$

가 된다.

이 식으로부터 *Buck* 컨버터의 정상상태에서의 직류 출력 전압 V_o 를 구하면

$$V_o = DV_i \quad (2.6)$$

가 된다.

따라서 *Buck* 컨버터의 출력 전압은 항상 입력 전압보다 낮은 범위에
서 나타남을 알 수 있으며 이러한 이유로부터 *Buck* 컨버터를 강압형 컨
버터라고도 한다.

그림 2.2의 i_L 의 파형에서 ΔQ 는 출력 커패시터 C 에 충전되는 전하량
을 표시하고

$$\Delta Q = \frac{\Delta i}{8} T_s \quad (2.7)$$

가 된다.

출력 전압 및 전하량과의 관계와 식 (2.4)로부터 출력 전압의 리플
 ΔV_o 를 구하면

$$\Delta V_o = \frac{\Delta Q}{C} = \frac{\Delta i}{8C} T_s = \frac{V_o D'}{8LC} T_s^2 \quad (2.8)$$

가 된다.

인덕터 전류 i_L 이 연속과 불연속 경계에서 파형을 나타내면 그림 2.3과 같이 된다.

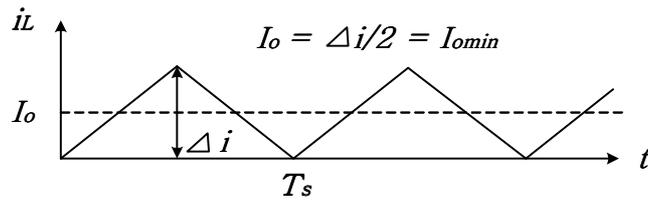


Fig 2.3 Inductor current waveform

따라서 식 (2.4)와 이 그림의 파형으로부터 인덕턴스의 값은 다음과 같이 구할 수 있다.

$$L = \frac{V_o T_s}{2I_o} D' \quad (2.9)$$

2.2 Buck 컨버터의 설계

그림 2.1에서 나타낸 Buck 컨버터의 기본 회로도를 바탕으로 앞에서 유도된 식을 이용하여 Buck 컨버터의 설계를 하면 다음과 같다.

우선 식 (2.9)를 이용하면 인덕턴스 값을 다음과 같이 구할 수 있다.

$$L = \frac{V_o T_s}{2I_{omin}} D' = \frac{50(1-0.23)}{2 \times 0.1 \times 100 \times 10^3} = 1.925 \text{ [mH]} \quad (2.10)$$

본 논문에서는 L 의 값을 2 [mH]로 선정하고 형상은 EI core로 하고 재질은 20kHz~200kHz의 스위칭 주파수 응용에 적합한 TDK사의 페라이트 코어를 선택하여 제작하였다.

식 (2.8)을 이용하여 커패시터 값을 다음과 같이 구할 수 있다.

$$C = \frac{V_o D'}{8L \Delta V_o} T_s^2 = \frac{50(1-0.23)}{8 \times 2 \times 10^{-3} \times 100^2 \times 10^6 \times 0.1} = 2.4 \text{ [\mu F]} \quad (2.11)$$

그러나 리플 전압은 커패시터의 기생요소인 ESR에 의한 영향도 무시할 수 없고, 과도 특성 등의 측면을 고려하여 220 [\mu F] / 250 [V]의 커패시터를 선정하였다.

주스위치 Q 는 서지 전압 및 전류를 고려하여 보다 높은 정격의 소자를 사용해야 하므로 본 논문에서는 FAIRCHILD사의 FQA19N60(600[V]/18.5[A])를 사용하였으며 환류 다이오드 D_F 는 우수한 역회복 특성 등을 만족할 수 있는 소자로서 GOOD-ARK사의 FR605(600[V]/6[A])를 사용하였다.

3. 입력 필터 설계

3.1 주파수 응답

주파수응답(*frequency response*)이란 사인과 입력에 대한 시스템의 정상상태응답을 뜻한다. 제어시스템의 해석과 설계를 위해 제어공학자가 이용할 수 있는 가장 재래식 방법인 주파수 응답법에서는 입력신호의 주파수를 관심있는 범위에 걸쳐 변화시키며 결과적으로 나타나는 응답에 대하여 연구한다.

산업제어시스템은 종종 주파수 응답법을 사용하여 설계된다. 제어시스템의 해석과 설계를 위한 주파수 응답법에는 많은 기법이 있다.

주파수응답 안정도 판별법을 이용하면 선형시스템의 개루프(*open-loop*) 주파수응답 특성의 정보로부터, 그 시스템의 선형 폐루프 시스템의 절대 및 상대안정도를 조사할 수 있게 된다. 이 안정도 판별법을 사용하는데 있어서 특성방정식의 근을 구하지 않아도 된다. 이것이 주파수응답법의 한 가지 장점이다. 이 방법의 또 하나의 장점은 주파수응답시험이 일반적으로 간단하며, 손쉽게 사용할 수 있는 사인과 신호발생기와 정밀한 측정장치로 정확하게 이루어질 수 있다는 점이다. 복잡한 요소의 전달함수는 종종 주파수 응답시험에 의해 실험적으로 결정될 수 있다. 이렇게 실험적으로 얻어진 전달함수는 주파수응답 접근법에 쉽게 이용될 수 있다. 또한 주파수 응답법은 운반지연과 같이 유리함수를 갖지 않은 시스템에도 적용될 수 있다. 불확실성을 가진 플랜트나 잘 알려져 있지 않은 플랜트에도 이 주파수 응답법이 적용될 수 있다. 주파수 응답법을 사용하여 바람직하지 않은 잡음의 영향이 무시되도록 시스템을 설계할

수 있다. 또한 주파수응답 해석 및 설계는 특정한 비선형 시스템에도 연장되어 사용될 수 있다.

제어시스템의 주파수응답이 과도응답의 정상적인 양상을 보여주지만, 2차 시스템의 경우를 제외하고는, 주파수응답과 과도응답간의 상호관계는 간접적이다. 페루프 시스템을 설계하는 데 있어서, 받아들일 수 있는 과도응답특성을 얻기 위해서는 여러 가지 설계개념을 이용하여 주파수응답특성을 조절하게 된다.

3.2 Extra Element Theorem

Extra Element theorem은 네트워크상에서 임피던스가 추가되었을 때 바뀌는 전달함수를 보여준다. 이 이론은 모든 시스템을 해석하지 않고서도 전달함수의 관계를 알 수 있다^{[11][12]}.

기본적인 이론은 다음과 같다.

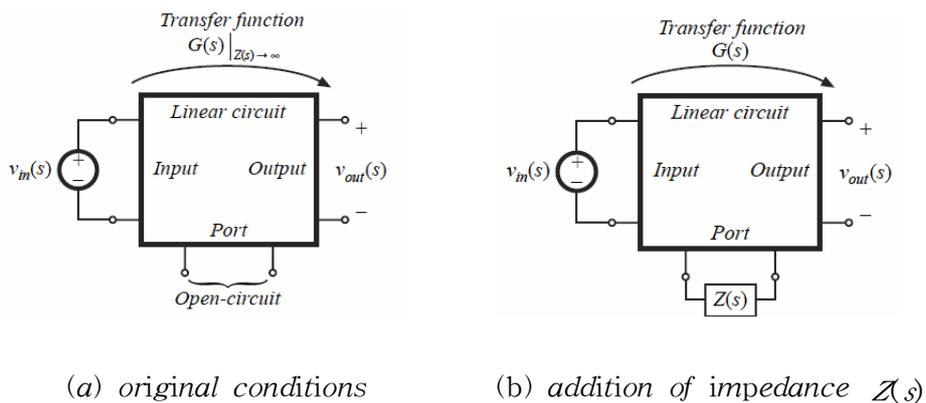
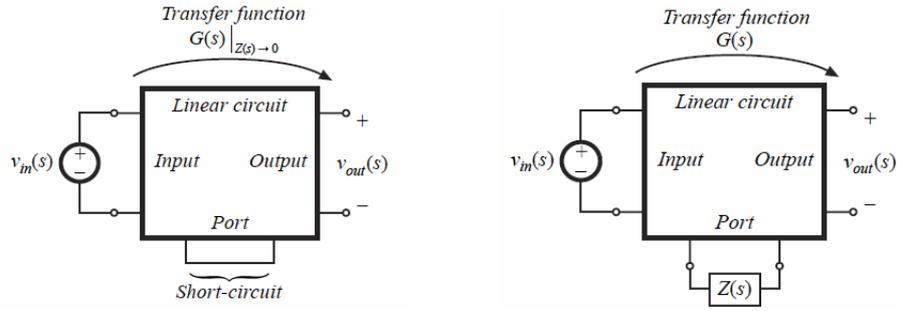


Fig 3.1 How an added element changes a transfer function $G(s)$



(a) original conditions (b) addition of impedance $Z(s)$

Fig 3.2 The dual form of the Extra Element Theorem

그림 3.1(a)는 입력 $v_{in}(s)$ 와 출력 $v_{out}(s)$ 를 포함한다. 추가로, open-circuit 단자가 포함되어 있다. $v_{in}(s)$ 과 $v_{out}(s)$ 의 전달함수는 다음과 같다.

$$\frac{v_{out}(s)}{v_{in}(s)} = G(s)|_{Z(s) \rightarrow \infty} \quad (3.1)$$

그림 3.1(b)에서 임피던스 $Z(s)$ 가 포트에 연결되었을 때 전달함수 $G(s)$ 를 Extra Element theorem 사용하여 알 수가 있다. 그 결과는 다음과 같다.

$$\frac{v_{out}(s)}{v_{in}(s)} = (G(s)|_{Z(s) \rightarrow \infty}) \left(\frac{1 + \frac{Z_N(s)}{Z(s)}}{1 + \frac{Z_D(s)}{Z(s)}} \right) \quad (3.2)$$

$Z(s)$ 가 추가되었을 때 *correction factor*를 사용하여 $Z(s)$ 가 $G(s)$ 에 미치는 영향을 계산 할 수 있다.

*Extra Element Theorem*는 그림 3.2의 2가지 형태에 항상 적용할 수 있다. *short-circuit* 회로에 있는 포트는 처음 알고 있는 조건의 전달함수 형태와 같다. 그림 3.2(b)는 임피던스 $Z(s)$ 가 추가된 형태이다. 전달함수는 다음과 같다.

$$\frac{v_{out}(s)}{v_{in}(s)} = (G(s)|_{Z(s) \rightarrow 0}) \left(\frac{1 + \frac{Z(s)}{Z_N(s)}}{1 + \frac{Z(s)}{Z_D(s)}} \right) \quad (3.3)$$

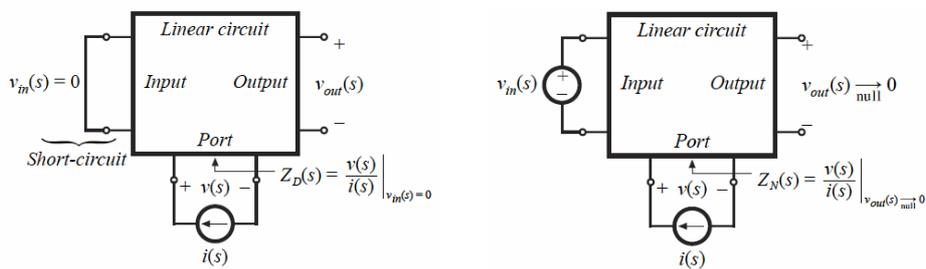
식 (3.2)와 (3.3)에 나오는 $Z_N(s)$ 와 $Z_D(s)$ 는 동일하기 때문에 $G(s)$ 는 다음과 같다.

$$\frac{G(s)|_{Z(s) \rightarrow \infty}}{G(s)|_{Z(s) \rightarrow 0}} = \frac{Z_D(s)}{Z_N(s)} \quad (3.4)$$

$Z_N(s)$ 와 $Z_D(s)$ 는 포트의 임피던스를 측정해서 알 수 있다. $Z_D(s)$ 는 포트 내부를 보았을 때 등가저항을 나타내는 것으로서 동작 포인트의 저항을 알 수 있다. 그림 3.3(a)에 나타내었듯이 독립전원 $v_{in}(s)$ 가 0으로 되어 있을 때 이 임피던스를 알 수 있고, 포트 단자 사이의 저항을 측정하면 다음과 같다.

$$Z_D(s) = \frac{z(s)}{\lambda(s)} \Big|_{v_{in}(s)=0} \quad (3.5)$$

따라서 $Z_D(s)$ 는 $v_{in}(s)$ 가 0일 때 포트단자 사이의 저항을 말한다.



- (a) $Z_D(s)$ is the Thevenin-equivalent impedance at the port, and is measured with the input $v_{in}(s)$ set to zero
- (b) $Z_M(s)$ is the impedance seen at the port under the condition that the output is nulled

Fig 3.3 Determination of the quantities $Z_M(s)$ and $Z_D(s)$

임피던스 $Z_M(s)$ 의 측정은 그림 3.3(b)에 나타내었다. $Z_M(s)$ 는 출력 $v_{out}(s)$ 가 0이라는 조건에서 알 수 있다. 전류원 $\lambda(s)$ 로 포트단자를 연결하였고, 앞에 있는 입력신호 $v_{in}(s)$ 와 전류 $\lambda(s)$ 는 출력 $v_{out}(s)$ 이 0이 되도록 조절한다. 이때 $Z_M(s)$ 는 다음과 같이 주어진다.

$$Z_M(s) = \frac{z(s)}{\lambda(s)} \Big|_{v_{out}(s) \rightarrow 0} \quad (3.6)$$

출력이 0으로 가면, 출력은 쇼트와 같지 않아 진다. 만약 출력이 간단하게 쇼트 된다면, 쇼트를 통하여 전류가 흐르고 네트워크 상의 다른 요소인 전압강하와 전류가 유도 될 것이다. 전압강하와 전류는 출력이 0이 아닐 때는 존재하지 않는다. 그림 3.3(b)는 0의 상태로서 회로의 출력 측에 어떤 연결도 하지 않는다. 오히려, 0상태는 출력 전압이 0인 이유로 특별한 방식으로 독립 전원 $v_{in}(s)$ 와 $\mathcal{A}(s)$ 가 조절된다. 최적은 $v_{out}(s)$ 이 $v_{in}(s)$ 와 $\mathcal{A}(s)$ 의 1차 결합으로 표현할 수 있다. 그러므로, $v_{in}(s)$ 가 주어지고, $v_{out}(s)$ 가 0일 때만 $\mathcal{A}(s)$ 를 선택할 수 있다. *null* 상태일 때, $Z_M(s)$ 는 $\mathcal{Z}(s)$ 와 $\mathcal{A}(s)$ 의 비로서 측정할 수 있다. 실제로, $Z_M(s)$ 를 찾아 회로를 해석하는 것은 $Z_D(s)$ 를 해석하는 것보다도 간단하다. 0상태에서는 회로의 많은 신호들이 0이 되기 때문이다.

$$\mathcal{A}(s) = (\mathcal{A}(s)|_{\mathcal{Z}(s) \rightarrow \infty}) \left(\frac{1 + \frac{Z_M(s)}{\mathcal{Z}(s)}}{1 + \frac{Z_D(s)}{\mathcal{Z}(s)}} \right) \quad (3.7)$$

이것은 전달함수 $\mathcal{A}(s)$ 가 *extra element* $\mathcal{Z}(s)$ 가 추가되었을 때 어떻게 변경하는지에 대하여 나타내고 있다. 식 (3.7)에서 오른쪽은 *correction factor*라 부르고 $\mathcal{Z}(s)$ 가 추가되었을 때 발생하는 $\mathcal{A}(s)$ 의 변화를 나타낸 것이다.

3.3 Buck 컨버터의 입력필터 설계

고조파 성분에 민감한 전자장비로 제어하는 방식이 증가하면서 고주파 문제가 심각하게 대두되고 있다. 따라서 전력전자 기기의 사용에 따른 고조파 발생에 대한 보상 및 억제 기술에 대해 많은 연구가 이루어지고 있는 실정이다. 고조파에 대한 대책 기술로는 우선 AC/DC 변환 장치에서 발생하는 스위칭 고조파가 적도록 대처하는 것이 보다 중요할 것이다. LC로 구성된 필터는 구조가 간단하고 저가이므로 전력계통의 고조파 저감과 역률개선을 위해 사용되었다^[13].

따라서 그림 3.4의 그림에서 나오듯이 입력 LC필터를 가진 Buck 컨버터를 설계하였다. 우선 컨버터의 *control-to-output* 전달함수의 입력 필터를 변경하는 방법을 알아보면 다음과 같다.

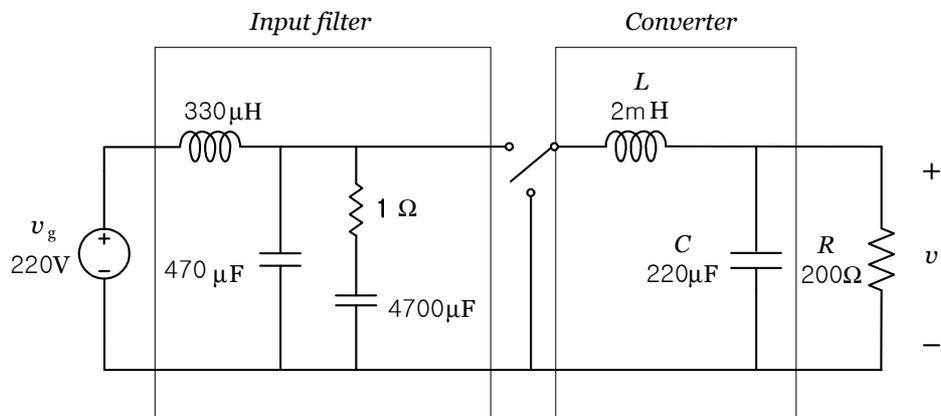


Fig 3.4 Converter circuit

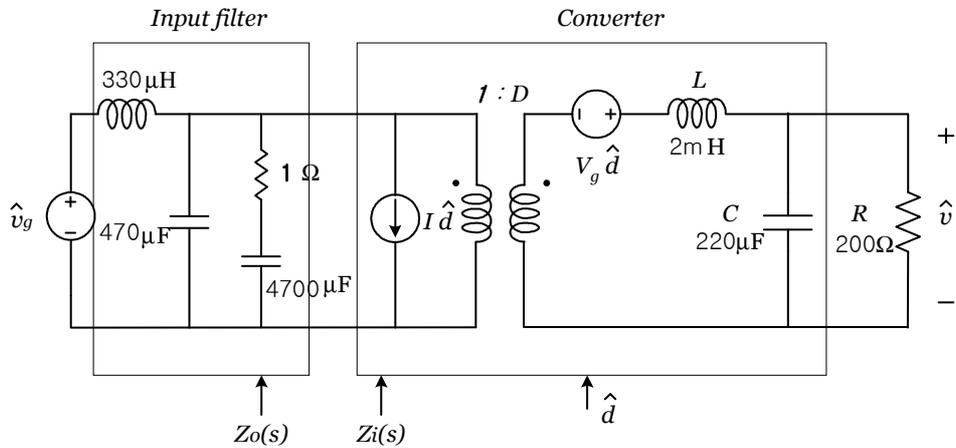
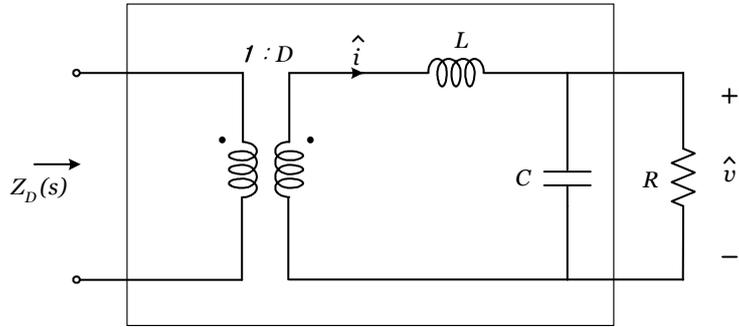


Fig 3.5 Small-signal model

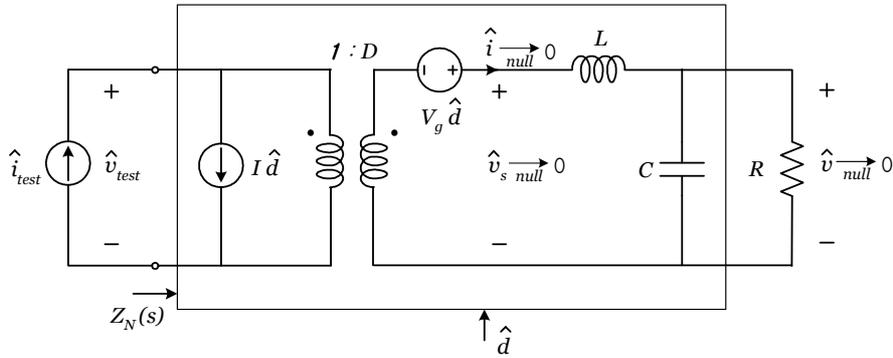
컨버터를 *small signal model*로 그리면 그림 3.5과 같은 회로도를 얻을 수 있다. 여기서 $Z_o(s)$ 는 입력필터의 임피던스 성분을 나타내고 있고, $Z_i(s)$ 는 컨버터의 임피던스 성분을 나타내고 있다. 여기서 $Z_i(s)$ 는 $Z_D(s)$ 와 $Z_A(s)$ 으로 나누어서 구할 수 있다.

우선 $Z_D(s)$ 의 크기는 $\hat{\alpha}(s)$ 가 0으로 갈 때이므로, 컨버터의 *small signal model*은 그림 3.6(a)의 회로처럼 간단해진다. 이것은 $Z_D(s)$ 가 RLC 필터의 입력 임피던스와 같고, 듀티비의 제공한 것을 나눈 것과 같다.

$$Z_D(s) = \frac{1}{D^2} \left(sL + R \parallel \frac{1}{sC} \right) \quad (3.8)$$



(a) determination of $Z_D(s)$



(b) determination of $Z_N(s)$

Fig 3.6 Determination of the quantities $Z_N(s)$ and $Z_D(s)$ for the circuit of Fig 3.5

임피던스의 점근선에 대한 값은 그림 3.7에서 주어진다. 낮은 주파수에서의 임피던스를 조절하는 부하저항은 DC 점근선에서 3780Ω이다. high-Q의 경우는 $\|Z_D(j\omega)\|$ 출력 capacitor 점근선을 따라 중간 주파수에서 효과적인 *turn ratio*의 제곱을 통하여 나타내었다. 출력 필터의 공진 주파수 f_0 는 다음과 같다.

$$f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (3.9)$$

그림 3.4에서 구성 요소들의 값을 나타내었고, 이에 따라 공진 주파수 $f_0 = 240\text{Hz}$ 이다. 공진 주파수 f_0 의 점근선의 값은 저항 R_0 의 특성에 의해 주어진다.

$$\frac{R_0}{D^2} = \frac{1}{D^2} \sqrt{\frac{L}{C}} \quad (3.10)$$

그림 3.4에 주어진 구성 요소들로 이 식은 57Ω 과 같다. Q-factor는 다음과 같이 주어진다.

$$Q = \frac{R}{R_0} = R \sqrt{\frac{C}{L}} \quad (3.11)$$

$Q=66.3$ 의 값을 가지고 이 식을 산출하면, 240Hz 의 공진 주파수에서 $\|Z_D(j\omega)\|$ 의 값은 0.86Ω 이고, $\|Z_D(j\omega)\|$ 는 인덕터의 점근선을 반영하여 나타난다.

$Z_M(s)$ 의 임피던스는 $\hat{v}(s)$ 가 출력 전압 $\hat{v}(s)$ 를 0으로 유지하려고 변화하는 상태에서도 컨버터의 입력 임피던스 $Z_M(s)$ 와 같다. $Z_M(s)$ 의 식에서 부터 그림 3.6(b)를 그릴 수 있다. 전류원 $\hat{i}_{test}(s)$ 의 측정은 컨버터 입력 포트에 넣었다. 임피던스 $Z_M(s)$ 는 $\hat{i}_{test}(s)$ 와 $\hat{v}_{test}(s)$ 의 전달함수로부터 다음의 식과 같다.

$$Z_N(s) = \left. \frac{\hat{v}_{test}(s)}{\hat{i}_{test}(s)} \right|_{\hat{v} \rightarrow 0} \quad (3.12)$$

그림 3.6(b)는 간단하게 해석한 회로이다. 전압 $\hat{v}(s)$ 가 0인 동안에 콘덴서와 부하 저항에 흐르는 전류는 모두 0이다. 따라서, 인덕터의 전류 $\hat{i}(s)$ 와 변압기 권선 전류가 0임을 알 수 있고, 인덕터의 맞은편 또한 0이 된다. 전압 $\hat{v}(s)$ 는 출력 전압과 인덕터의 전압과 같고 이는 0이다.

변압기 모델의 권선 전류가 0인 동안에는 전류 $\hat{i}_{test}(s)$ 는 독립전원 전류 $\hat{I}d(s)$ 와 같다.

$$\hat{i}_{test}(s) = \hat{I}d(s) \quad (3.13)$$

왜냐하면 $v(s)$ 는 0이고, 변압기 모델 2차측의 전압은 독립전원 전압 $-V_g \hat{d}(s)$ 와 같기 때문이다. 턴수비 D에 의해 $\hat{v}_{test}(s)$ 는 아래와 같다.

$$\hat{v}_{test}(s) = -\frac{V_g \hat{d}(s)}{D} \quad (3.14)$$

식 (3.14)과 (3.13)를 식 (3.12)에 넣으면 다음과 같은 식을 얻을 수 있다.

$$Z_N(s) = \frac{\left(-\frac{V_g \hat{d}(s)}{D}\right)}{\left(\hat{I}d(s)\right)} = -\frac{R}{D^2} \quad (3.15)$$

dc 점근선인 $\|Z_D(j\omega)\|$ 와 $\|Z_N(j\omega)\|$ 의 보드선도는 MATLAB을 사용하여 그림 3.7에 그려 놓았다.

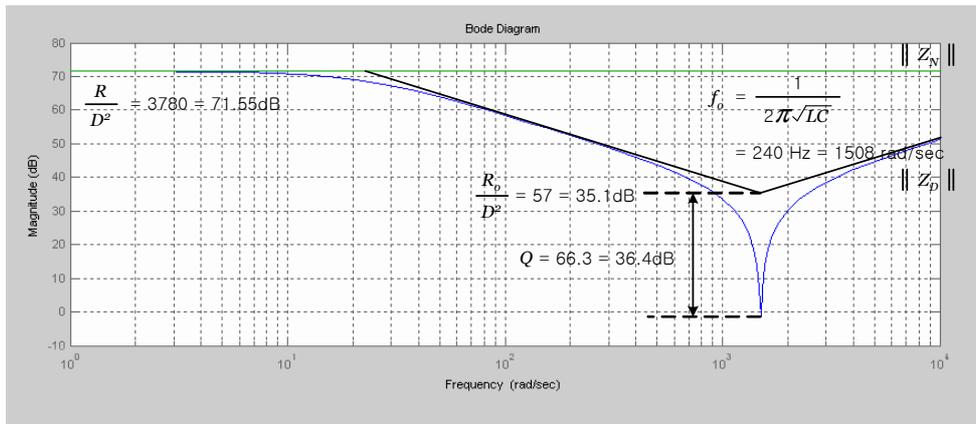


Fig 3.7 Construction of $\|Z_N(j\omega)\|$ and $\|Z_D(j\omega)\|$

필터 출력 임피던스 $Z_0(s)$ 의 보드선도를 다음과 같이 그린다. 독립전원 $\hat{v}_g(s)$ 가 0일 때, 네트워크 상의 입력 필터는 그림 3.8의 회로와 같이 간단하게 그릴 수 있다. $Z_0(s)$ 는 인덕터 L_f 와 콘덴서 C_f 의 병렬 결합으로 주어진다.

$$Z_0(s) = sL_f \parallel \frac{1}{sC_f} \parallel R_f + \frac{1}{sC_b} \quad (3.16)$$

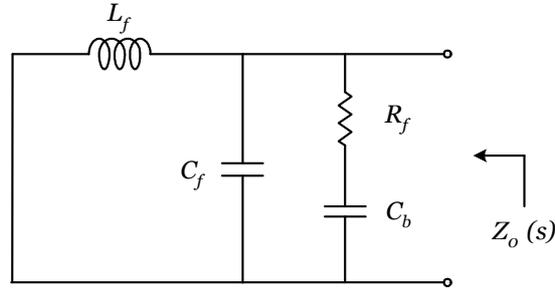


Fig 3.8 Determination of the filter output impedance $Z_o(s)$

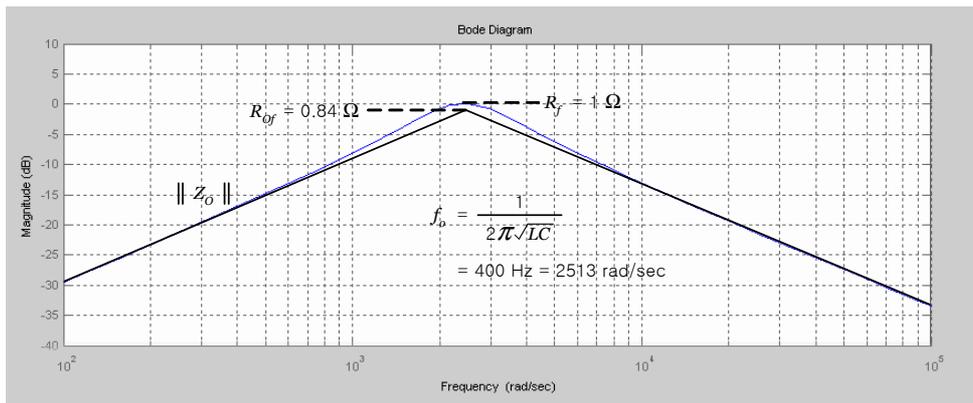


Fig 3.9 Magnitude plot of the output impedance of the input filter

이 병렬 공진회로의 보드선도는 MATLAB을 사용하여 그림 3.9에 그려 놓았고 $\|Z_o(j\omega)\|$ 의 크기는 낮은 주파수의 인덕터 저항과 높은 주파수의 콘덴서 저항에 의해 조절된다. 인덕터와 콘덴서의 점근선이 교차하는 필터의 공진 주파수는 다음과 같다.

$$f_f = \frac{1}{2\pi\sqrt{L_f C_f}} \quad (3.17)$$

입력 필터의 공진 주파수는 $f_f = 400\text{Hz}$ 이다. 이 필터의 특성 임피던스는 다음과 같고 0.84Ω 이다.

$$R_{0f} = \sqrt{\frac{L_f}{C_f}} \quad (3.18)$$

앞에서 나온 값들을 가지고 식 (3.19)을 만족하는지 알 수 있다.

$$\|Z_0\| \ll \|Z_M\|, \text{ and } \|Z_0\| \ll \|Z_D\| \quad (3.19)$$

이 식을 만족함으로써 입력필터의 임피던스 성분이 아주 작아서 본 회로에 영향을 거의 미치지 않음을 알 수 있다. 기존의 입력필터는 Q-factor가 이상적으로 무한하지만 본 논문에서 제안한 입력필터는 Q-factor가 일정하게 함으로써, 주파수 f_f 근처에서 control-to-output 전달함수 $G_{vd}(s)$ 가 거의 변하지 않는다. MATLAB을 사용하여 시뮬레이션한 결과를 그림 3.10에 그려 놓았다. 시뮬레이션한 결과에서 나타나듯이 입력필터를 추가하기 전의 전달함수와 입력필터를 추가한 전달함수가 거의 일치함을 알 수가 있다.

따라서 입력필터를 추가하여도 전달함수에 영향을 주지 않도록 설계하였음을 시뮬레이션을 통하여 확인할 수 있다.

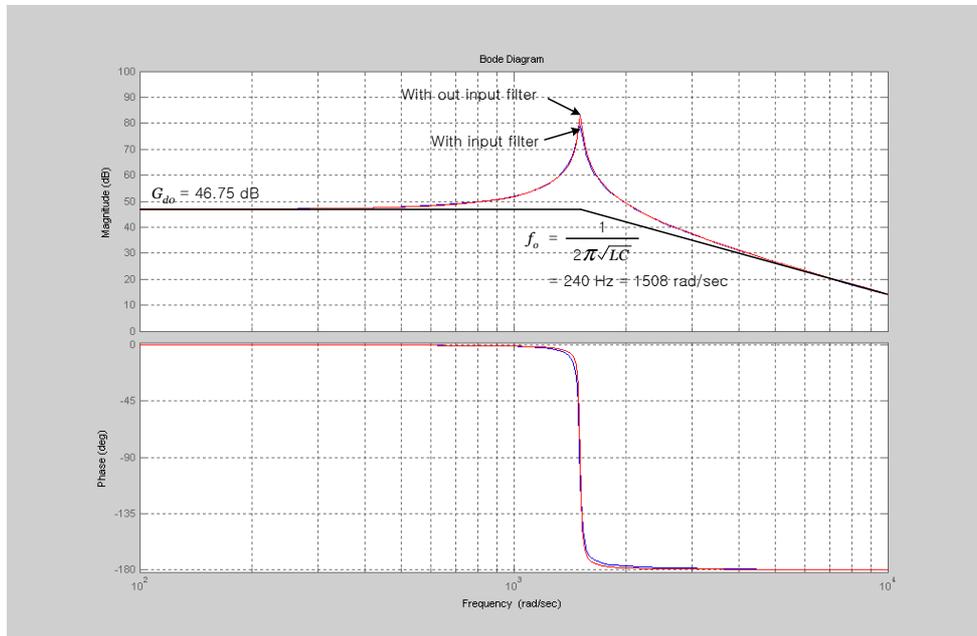


Fig 3.10 Effect of the damped input filter on the control-to-output transfer function of the buck converter

4. 일정 전압 출력 변압기

4.1 CVT 동작원리

철공진형 변압기는 입력전압의 변동에 대해 일정 출력전압을 얻는 자속포화 장치이다. 이것은 일정 전압 출력 변압기(*Constant Voltage Transformer*)로 사용되며 단순구조, 신뢰성, 저가격의 장점을 가진다. 일반 변압기와는 다른 구조로 큰 누설인덕터와 부하와 병렬로 접속되는 콘덴서를 가진다.

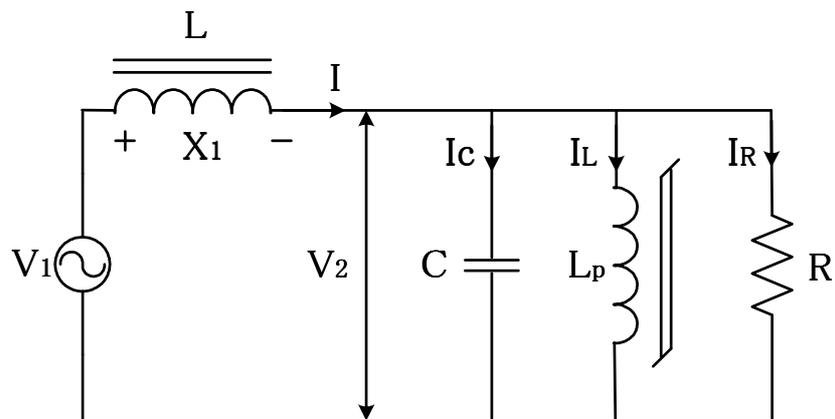


Fig 4.1 Equivalent circuit of the CVT

그림 4.1은 CVT의 등가회로이다. 입력전압은 V_1 이고 다음으로 L , C 가 있으며 R 은 부하저항을 나타내고 있다. L_p 는 자속포화장치로서 2차 회로에 얻어지는 자화 인덕턴스로 포화 영역에서 동작하게 된다. 주변의

콘덴서 C 및 전원과 연결된 인덕터 L 과 결합되어 철공진을 구성하게 되고, 철공진이 발생하는 최소전압 이상에서 인덕터 L 의 임피던스는 감소하게 된다. 전압조정은 입력전압 증가에 대한 인덕터 L 의 양단의 전압강하 결과로 얻어진다.

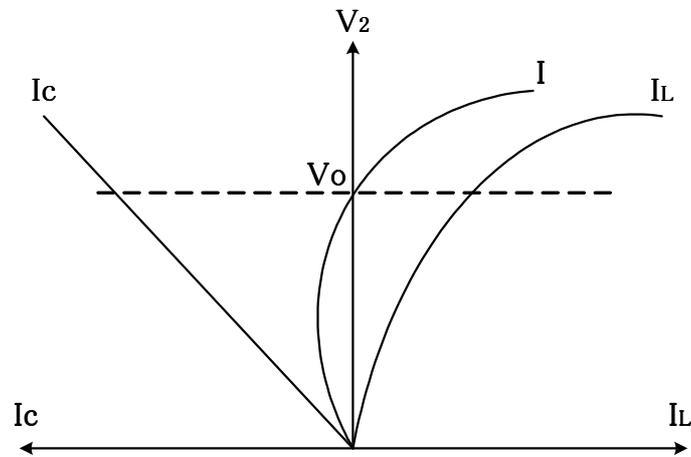


Fig 4.2 Characteristic curves of the Current

그림 4.2는 전류특성을 나타낸 그래프이다. Y축은 V_2 전압을 X축은 콘덴서에 흐르는 전류 I_c 와 인덕터에 흐르는 전류 I_L 로 되어있다. 여기서 I 는 I_c 와 I_L 로 이루어진 합성전류인데 입력전압이 V_o 보다 작을 경우 합성전류 I 는 I_c 전류 즉 진상전류가 되고 이 전류가 L 에 흘러서 V_2 전압이 상승한다. 또한 입력전압이 V_o 보다 높을 경우 합성전류 I 는 I_L 전류 즉 지상전류가 되고 이 전류가 L 에 흘러서 V_2 전압이 하강한다. 이를 페이지도를 그리면 아래와 같다.

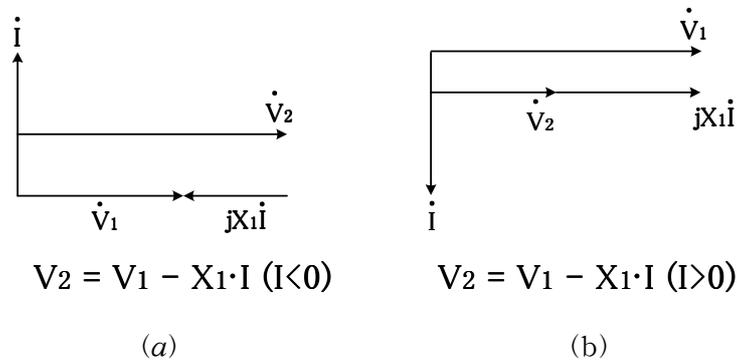


Fig 4.3 Phasor diagram

그림 4.3의 (a)는 L 에 흐르는 전류가 진상일 경우로서 그림 4.1의 회로도에서 $V_2 = V_1 - X_1 I$ 라는 식을 구할 수 있고 이때 전류는 $i < 0$ 으로서 V_2 의 전압이 증가함을 알 수 있다. 또한, 그림 4.3에서 (b)는 L 에 흐르는 전류가 지상일 경우로서 이때 전류는 $i > 0$ 이므로 V_2 의 전압이 감소함을 알 수가 있다. 이와 같은 작용으로 L_p 의 평균 전압을 일정하게 된다.

일반적 CVT의 구조는 그림 4.4와 같고 EI형 코어를 사용하여 제작한다. 1차와 2차는 중간 leg에 감겨있고 두 권선 사이에 magnetic shunt를 삽입하여 직렬 인덕터 L 를 구성한다. 2차는 큰 용량의 C 를 연결한다. C 의 VA 용량은 일반적으로 부하의 2배를 취한다. 공진에 의한 2차측 출력 전압은 1-2차 권선비의 1.2배 이상 얻어지며 이것은 2차측 권선의 자로가 포화됨을 의미한다. 외부의 leg는 중간 leg에 비해 자속 포화가 되지 않도록 큰 면적을 가지도록 설계한다. 중간 leg에서만 자속 포화를 발생시키므로 일반 EI코어에 비해 효율을 향상 시킬 수 있다.

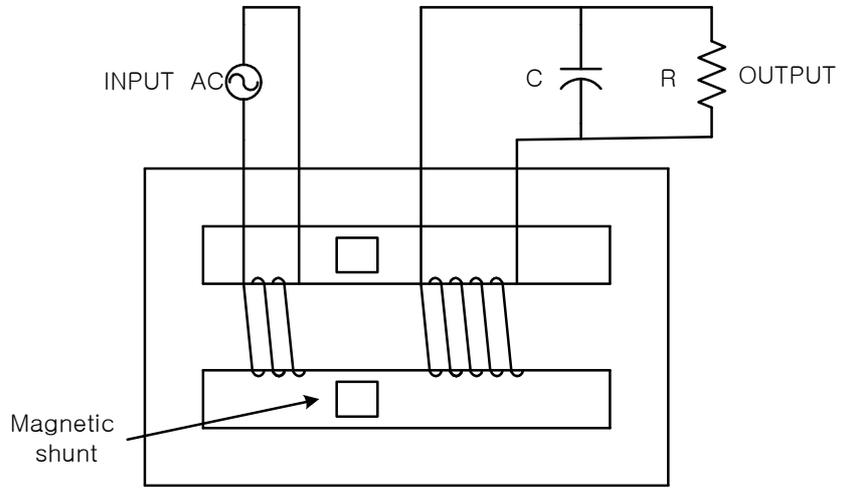


Fig 4.4 Structure of the CVT

4.2 CVT 설계

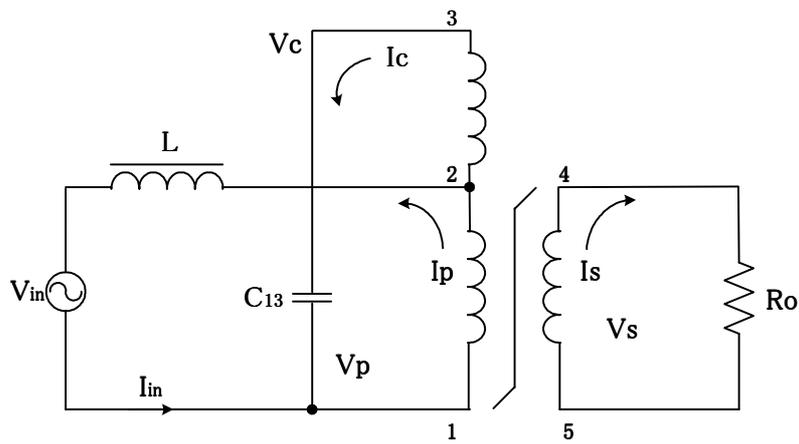


Fig 4.5 CVT with a capacitor stepup winding

Table 4.1 Parameters

Items	Parameters
Input voltage(V_{in})	180V ~ 240V
Output voltage(V_s)	220V
Frequency(f)	60Hz
Power(W)	1kVA
Efficiency(η)	85%

그림 4.5와 같이 기본 회로도를 바탕으로 표 4.1의 값을 가지고 아래와 같은 단계로 설계를 하였다^{[14][15]}.

Step 1. 우선 출력저항을 구하면

$$R_o = \frac{(V_o)^2 \eta}{W} = \frac{(150 \times 0.95)^2 (0.85)}{1000} = 17.3 [\Omega] \quad (4.1)$$

Step 2. 출력저항을 이용하여 capacitance를 구하면

$$C = \frac{1}{0.33(2\pi f)R_o} = \frac{1}{(0.33)(377)(17.3)} = 464.7 \times 10^{-6} [F] \quad (4.2)$$

Step 3. 단자 1과 3 사이의 capacitance를 구하면

$$C_{13} = \frac{C_{12} V_{12}^2}{V_{13}^2} = \frac{(464.7)(150)^2}{(550)^2} \times 10^{-6} = 35 \times 10^{-6} [F] \quad (4.3)$$

따라서 표준콘덴서 30 μF (660V)를 사용하면, V_{13} 은 다음과 같다.

$$V_{13} = \left(\frac{C_{12} V_{12}^2}{C_{13}} \right)^{1/2} = \left(\frac{(464.7)(150)^2}{30} \right)^{1/2} = 590 [V] \quad (4.4)$$

Step 4. 콘덴서에 흐르는 전류는

$$I_c = 1.5 V_c w C = (1.5)(590)(377)(30) \times 10^{-6} = 10 [A] \quad (4.5)$$

Step 5. 전력을 이용하여 2차측 전류를 구하면

$$I_s = \frac{W}{V_s} = \frac{1000}{220} = 4.5 [A] \quad (4.6)$$

Step 6. 따라서 1차측 전류를 계산하면

$$I_p = \frac{I_s V_{4-5}}{n V_{1-2}} \left(1 + \sqrt{\frac{V_{12}}{V_{13}}} \right) = \frac{(4.5)(220)}{(0.85)(150)} \left(1 + \sqrt{\frac{150}{590}} \right) = 11.7 [A] \quad (4.7)$$

Step 7. CVT 각 winding의 VA와 전력 P_i 를 구하면

$$\begin{aligned}
P_i &= VA_{12} + VA_{23} + VA_{45} [W] \\
VA_{12} &= I_p V_p = (11.7)(150) = 1755 [W] \\
VA_{23} &= I_c (V_c - V_p) = 10(590 - 150) = 4400 [W] \\
VA_{45} &= I_s V_s = (4.5)(220) = 990 [W] \\
P_i &= 1755 + 4400 + 990 = 7145 [W]
\end{aligned} \tag{4.8}$$

Step 8. 위 값을 참조하여 면적 A_p 를 구하면

$$\begin{aligned}
A_p &= \left(\frac{P_i \times 10^4}{4.44 B_m f K_u K_j} \right)^{1.14} = \left(\frac{7145 \times 10^4}{(4.44)(1.95)(60)(0.4)(534)} \right)^{1.14} \\
&= 1592 [cm^2]
\end{aligned} \tag{4.9}$$

Step 9. A_p 값을 참조하여 가장 근사한 적층코어를 선택하면 아래와 같다.

$$EI-226 \quad A_p = 2000 [cm^2] \tag{4.10}$$

Step 10. Faraday's 법칙을 사용하여 1차측 턴수를 계산하면

$$\begin{aligned}
N_p &= \frac{V_p \times 10^4}{4.44 B_m A_c f} = \frac{150 \times 10^4}{(4.44)(1.95)(37.8)(60)} \\
&= 76 [turns]
\end{aligned} \tag{4.11}$$

Step 11. 전류밀도 J 를 계산하면

$$J = K_p A_p^{-0.12} = (534)(1600)^{-0.12} = 220 [A/cm^2] \quad (4.12)$$

Step 12. 1차측 wire 공간을 계산하면

$$A_{w(B)} = \frac{I_p}{J} = \frac{11.7}{200} = 0.053 [cm^2] \quad (4.13)$$

Step 13. $A_w(B)$ 의 wire 공간을 가지고 표준 wire size(AWG)에서 구하면(여기서 wire 공간보다 wire size가 크면 안됨)

$$AWG \ NO. \ 10 = 0.05261 [cm^2] \quad (4.14)$$

Step 14. capacitor의 추가 권선수를 계산하면

$$N_c = \frac{N_p}{V_p} V_c - N_p = \frac{76}{150} 590 - 76 = 223 [turns] \quad (4.15)$$

Step 15. capacitor의 추가 권선 단면적을 계산하면

$$A_{w(B)} = \frac{I_c}{J} = \frac{10}{220} = 0.0455 [cm^2] \quad (4.16)$$

Step 16. $A_w(B)$ 의 wire 공간을 가지고 표준 wire size(AWG)에서 구하면(여기서 wire 공간보다 wire size가 크면 안됨)

$$AWG\ NO. 11 = 0.04168[cm^2] \quad (4.17)$$

Step 17. 2차측 턴수를 계산하면

$$N_s = \frac{N_p}{V_p} V_s = \frac{76}{150} 220 = 110[turns] \quad (4.18)$$

Step 18. 2차측 winding wire 공간을 계산하면

$$A_{w(B)} = \frac{I_s}{J} = \frac{4.5}{220} = 0.020[cm^2] \quad (4.19)$$

Step 19. $A_w(B)$ 의 wire 공간을 가지고 표준 wire size(AWG)에서 구하면(여기서 wire 공간보다 wire size가 크면 안됨)

$$AWG\ NO. 14 = 0.02082[cm^2] \quad (4.20)$$

이와 같은 단계로 설계를 하여 제작하였다.

4.3 실험 및 검토

위와 같은 설계를 바탕으로 다음 그림과 같이 실험장치를 구성하였다. 그림 4.6은 CVT를 제작하여 실험장치를 구성한 것이고, 이에 대한 실험 결과를 그림 4.7과 4.8에 나타내었다.

우선 그림 4.7에서 위의 파형은 입력전압을 나타낸 것으로서 180V의 입력을 나타내었고 아래 파형은 출력전압을 나타낸 것으로서 220V의 출력 전압을 얻을 수 있었다. 또한 그림 4.8은 입력전압이 240V인 경우로서 출력전압은 220V임을 알 수 있었다. 몇 가지 입력전압에 대한 출력 전압의 변동을 그림 4.9에 차트로 나타내었는데, 입력이 180V~240V로 변동되었을 경우 출력은 220V로 일정한 전압을 얻을 수 있음을 본 실험을 통하여 알 수 있었다.

또한, 실험결과에서 알 수 있는 바와 같이 자속을 포화시키기 때문에 출력 파형의 형태가 전형적인 Flat Top 형태를 보이고 있다. 이는 정류기를 사용하여 안정된 직류 전압을 얻을 수 있는 특징이 있다.

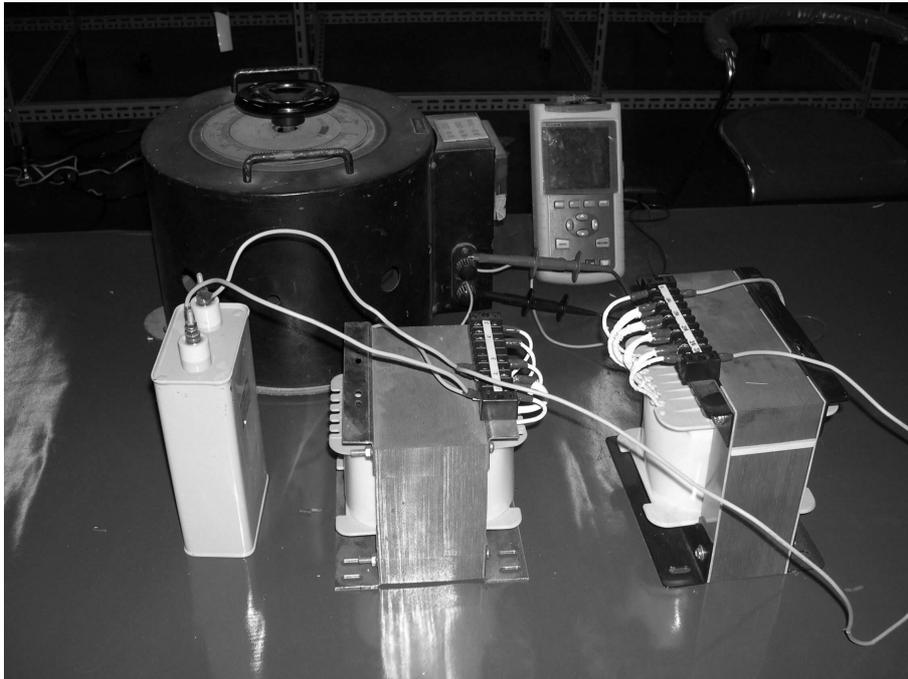


Fig 4.6 Photograph of the experimental apparatus

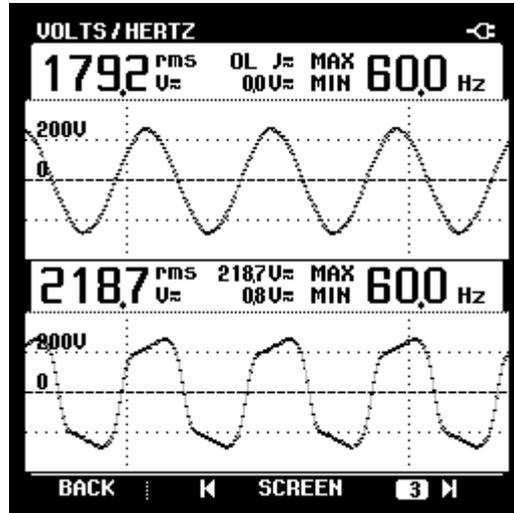


Fig 4.7 Voltage waveform for input voltage 180V

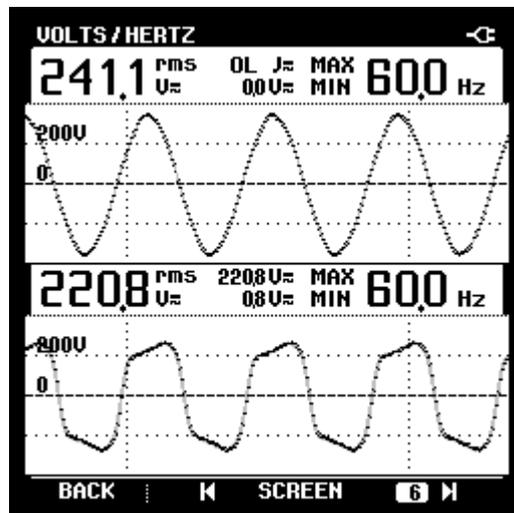


Fig 4.8 Voltage waveform for input voltage 240V

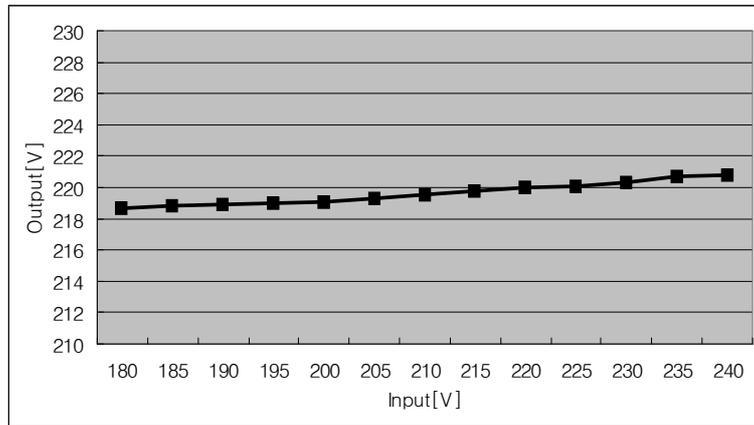


Fig 4.9 *Output voltage variation as function of input voltage*

5. 시뮬레이션 및 실험결과검토

5.1 주회로

앞에서 제안한 입력필터를 추가한 *Buck* 컨버터의 입력측에 일정 전압 출력 변압기를 연결하여 입력전압 변동이 클 때, 안정된 DC 전압을 출력하기 위하여 아래 그림 5.1과 같이 회로도를 구성하였다.

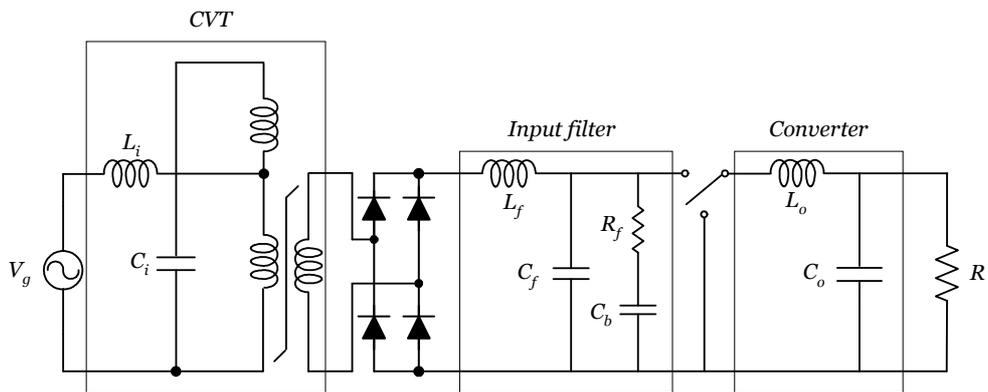


Fig 5.1 Basic Circuit

이들 구성을 살펴보면 우선 입력전압 V_g 가 180~240V로 변동되고, 전원과 연결된 인덕터 L_i 와 콘덴서 C_i 가 결합되어 철공진을 구성하게 된다. 철공진이 발생되면 뒷 단에 있는 변압기가 포화되어서 입력전압이 변동하더라도 일정한 AC 전압을 2차측에서 얻을 수 있다. 따라서, 2차측에 정류기와 컨버터를 연결하여 AC 전압을 DC 전압으로 변환하였다. 컨버터 앞단에 입력필터를 추가시켜 스위칭으로 인한 고조파를 감소시켰

으며 입력전압이 크게 변동하더라도 일정한 DC전압을 얻을 수 있는 장점이 있다.

각각의 값들은 Table 5.1에 나타내었다.

Table 5.1 Parameters

Items	Parameters
Input voltage(V_g)	180V ~ 240V
DC Output voltage(V_o)	50V
Switching frequency(f)	100kHz
Inductance of the CVT(L_i)	0.023H
Capacitor of the CVT(C_i)	30 μF
Inductance of the input filter(L_f)	330 μH
Capacitor of the input filter(C_f)	470 μF
Capacitor of the input filter(C_b)	4700 μF
Resistance of the input filter(R_f)	1 Ω
Inductance of the converter(L_o)	2 mH
Capacitor of the converter(C_o)	220 μF

5.2 시뮬레이션

Table 5.1을 토대로 PSIM으로 앞에서 제안한 *Buck* 컨버터의 입력단에 *CVT* 연결 시 동작 특성을 알아보기 위해 시뮬레이션 하였다. 그림 5.2는 제안한 *Buck* 컨버터의 시뮬레이션 회로도를 나타낸다.

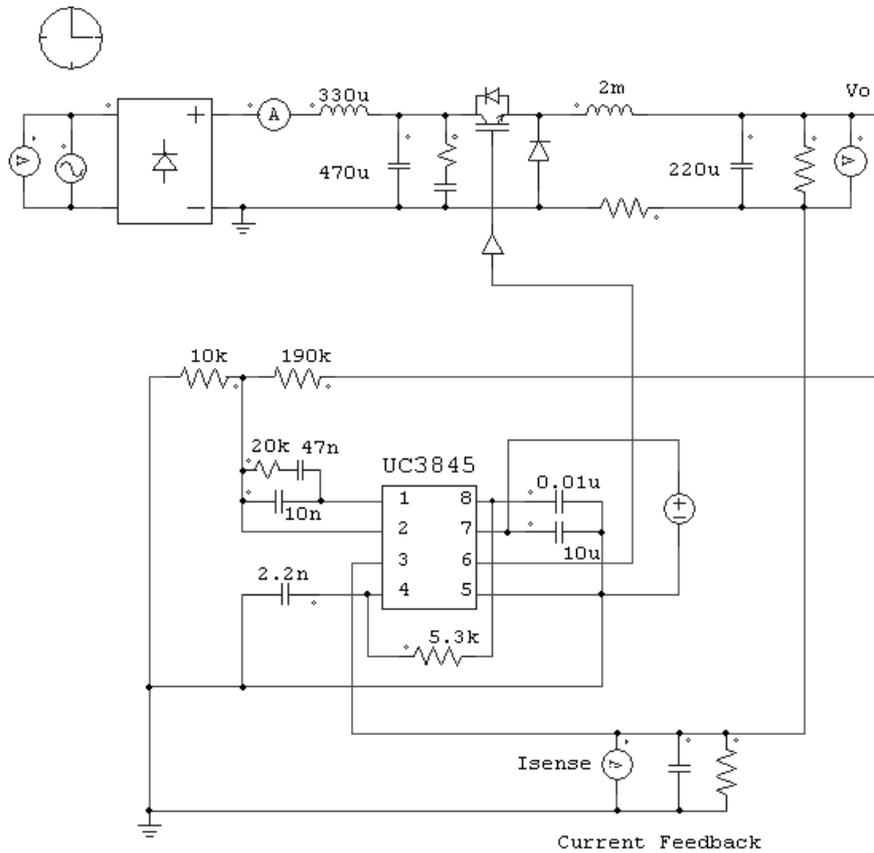


Fig 5.2 Proposed simulation circuit using PSIM

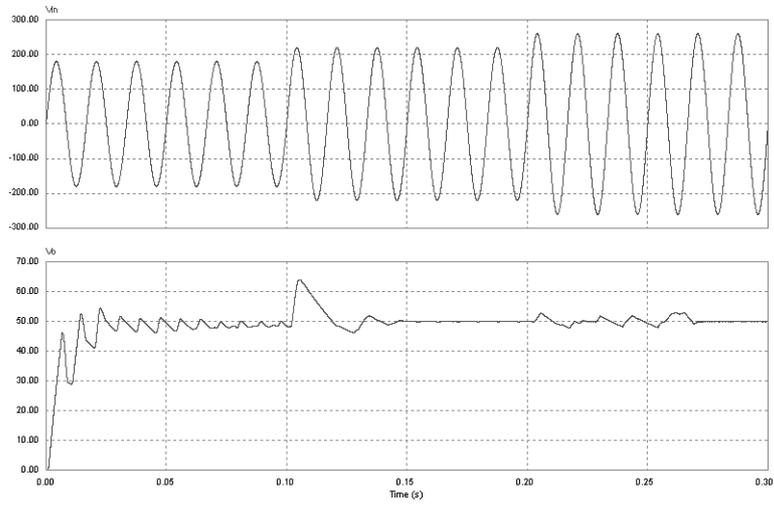


Fig 5.3 Simulation waveform of without CVT

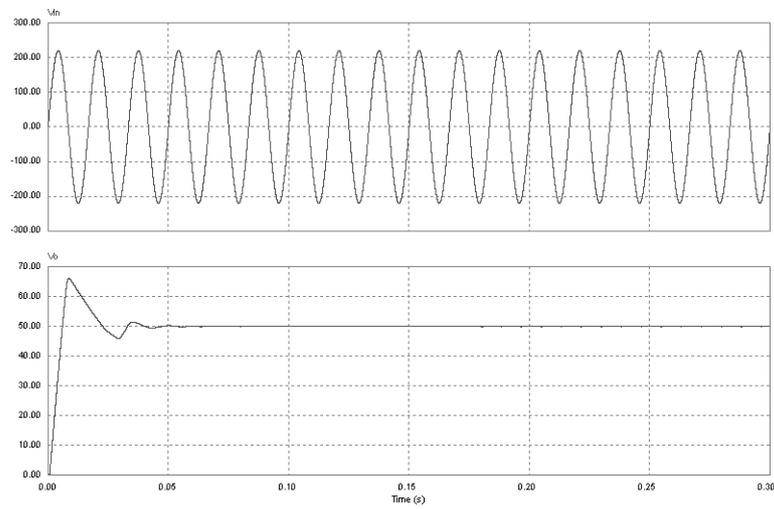


Fig 5.4 Simulation waveform of with CVT

그림 5.3은 컨버터 입력단에 *CVT*를 연결하지 않았을 때의 입력전압과 출력전압을 나타낸 것으로서 입력전압이 180V~240V로 변동시에 출력전압이 일정하지 않고 많은 변동이 생기는 것을 알 수 있다.

그림 5.4는 컨버터 입력단에 *CVT*를 연결하였을 때의 컨버터의 입력전압과 출력전압으로서 *CVT*의 출력전압이 일정하기 때문에 컨버터의 입력전압은 일정하게 된다. 따라서, 출력전압은 일정한 DC 전압을 얻을 수 있다.

5.3 실험결과 및 검토

*CVT*의 출력 전압을 *Buck* 컨버터에 입력으로 주어서 일정한 DC 전압을 얻을 수 있음을 앞의 시뮬레이션에서 확인하였다. 따라서 다음과 같이 실제 제작하여 실험하였는데, 우선 그림 5.5는 앞에서 제안한 *Buck* 컨버터만 실제 제작하여 나타낸 사진이고 그림 5.6은 앞에서 제안한 *Buck* 컨버터 전원용 *CVT* 시스템을 제작한 것이다.

그림 5.7는 고조파 파형을 나타낸 것으로서 실험 파형의 측정을 위해 계측 장비로 테트로닉스사의 *THS720P*를 이용하였고 실험 파형 분석을 위한 소프트웨어로는 웨이브 스타를 사용하였다. 입력필터가 있을 때 고조파가 상당히 감소함을 본 파형에서 확인 할 수 있었으며, *Table 5.2*는 입력필터가 없을 때와 입력필터가 있을 때의 고조파 수치를 나타낸 것으로서 이 수치는 기본파에 대한 고조파의 비율로 짝수고조파는 상대적으로 적으므로 무시하고 홀수고조파만을 고려한 고조파의 비율이다. 입력

필터가 없을 때는 총고조파왜곡(THD)이 20.83[%]이고 입력필터가 있을 때는 총고조파왜곡(THD)가 8.00[%]로서 입력필터가 있을 때 고조파가 감소함을 본 데이터에서 확인할 수 있다. 그림 5.8은 *Buck* 컨버터 전원용 *CVT* 시스템의 출력측 전압을 나타낸 것으로써 안정된 DC 전압을 얻을 수 있음을 확인할 수 있었다.

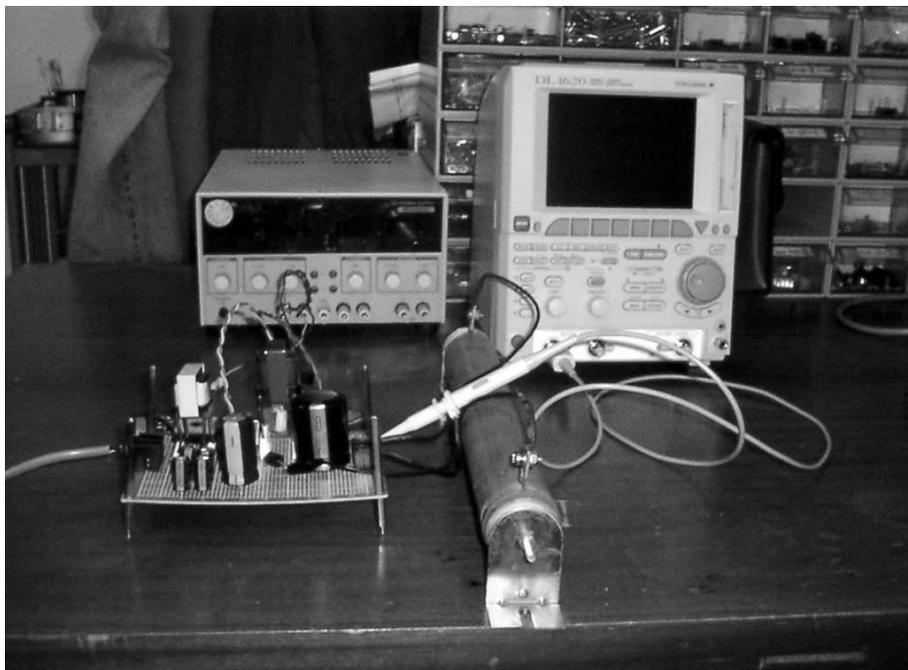


Fig 5.5 Photograph of the Buck Converter

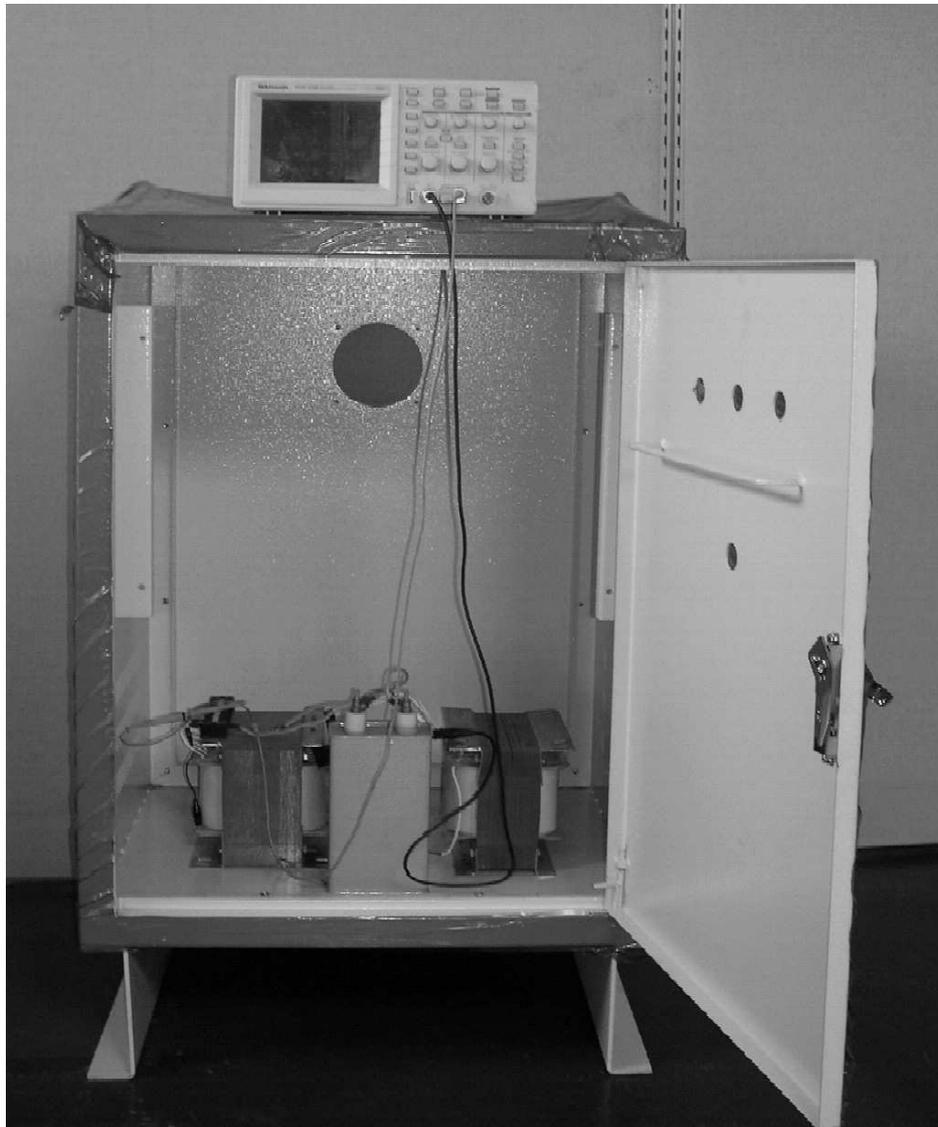
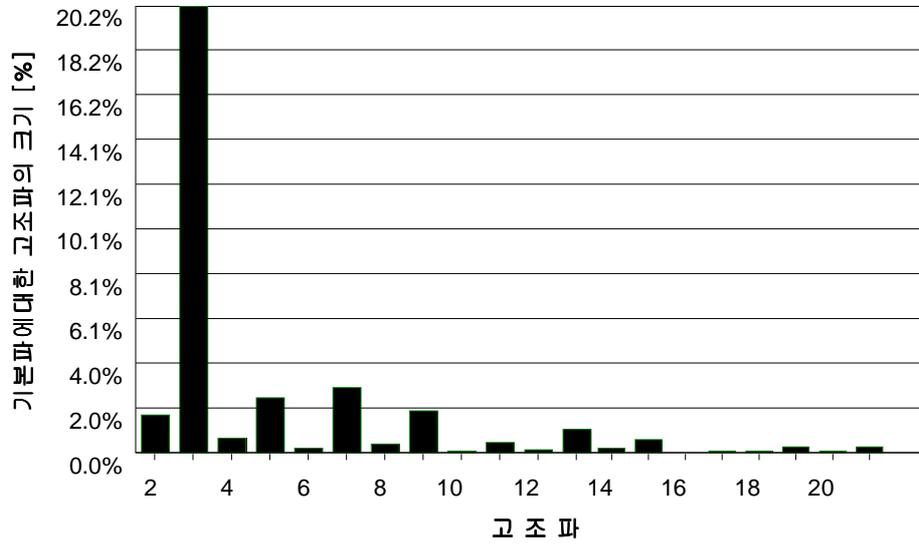
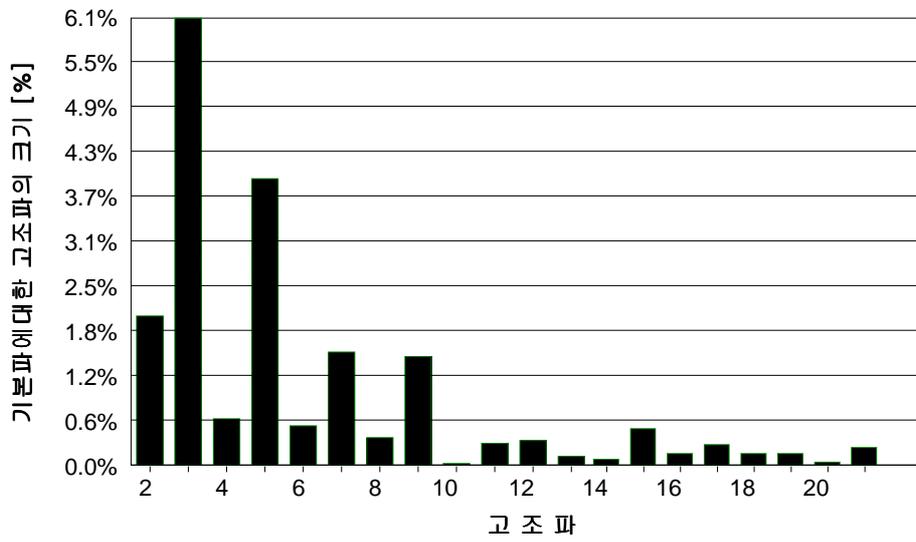


Fig 5.6 *Photograph of the experimental apparatus*



(a) Without input filter



(b) With input filter

Fig 5.7 FFT waveform

Table 5.2 Odd harmonics

단위 [%]

고조파 종 류	1	3	5	7	9	11	THD
Without input filter	100	20.19	2.57	3.00	1.97	0.54	20.83
With input filter	100	6.14	3.95	1.58	1.51	0.33	8.00

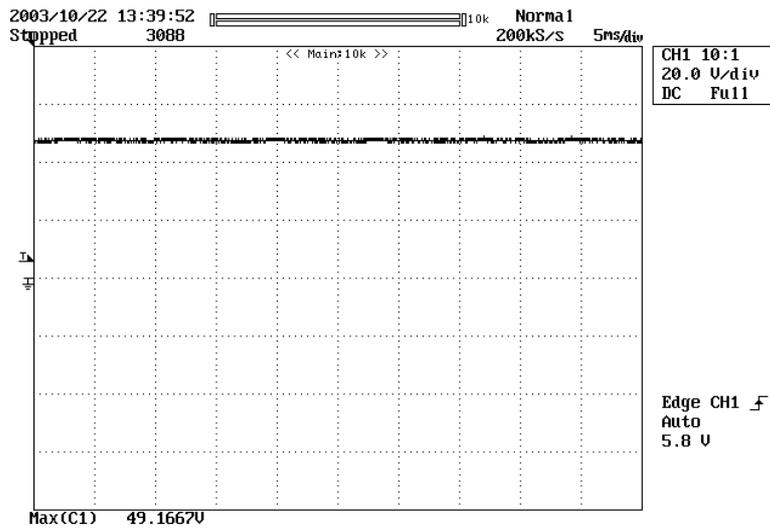


Fig 5.8 Voltage waveform for output

6. 결 론

본 논문에서는 *Buck* 컨버터 전원용 일정 전압 출력 변압기 시스템을 제안하였다. *CVT*의 출력전압은 입력전압이 가변 되더라도 일정한 출력 전압을 얻을 수 있으며, 출력 전압 파형이 *Flat Top* 형태이기 때문에 정류기를 사용하여 안정된 직류 전압을 얻을 수 있는 특징이 있다. 따라서, 이런 특징을 가진 *CVT*를 *Buck* 컨버터의 입력에 연결하여 보다 안정된 DC 전압을 얻을 수 있었으며, 입력필터를 추가하여 고조파 성분을 저감시켰다. 이러한 연구 내용을 바탕으로 실제 실험회로를 설계하고 제작하였으며, 시뮬레이션과 실험을 통하여 다음과 같은 결론을 얻었다.

1. *Buck* 컨버터를 제작하여 안정된 DC 출력전압을 얻을 수 있었고, 이 컨버터의 *controller IC*를 UC3845 사용 제어회로를 간단화 하였다. 또한, *Extra Element theorem* 사용하여 컨버터를 해석하였으며 컨버터에 입력필터를 추가하여도 전달함수에 영향을 주지 않도록 설계하였다.

2. 입력전압의 변동에 대해 일정 출력전압을 얻는 자속포화 장치인 일정 전압 출력 변압기를 제작하여 입력전압이 180V~240V로 변동되더라도 AC 출력 전압은 220V에서 $\pm 2V(\pm 1\%)$ 의 변동이 발생하여 일정한 출력 전압을 얻을 수 있음을 확인하였다.

3. *CVT*와 입력필터를 추가한 *Buck* 컨버터를 설계 제작하여 AC 입력 전압이 변동하여도 안정된 DC 전압을 얻었으며, 컨버터의 총고조파왜곡(*THD*)을 8% 이내로 할 수 있었다.

이러한 연구 결과를 바탕으로 실제 대용량 시스템에서의 특성을 파악하여야 할 것이며, 효율향상에 관한 연구가 계속 진행되어야 할 것으로 사료된다.

참 고 문 헌

- [1] H. P. Hart and R. J. Kakalec, "The derivation and application of design equations for ferroresonant voltage regulators and regulated rectifiers", *IEEE Trans. Magnetics.*, Vol. Mag-7, No. 1, March 1971, pp.205-211
- [2] N. Subramanian, "Analysis and design of a new breed of Constant Voltage Transformers", *IEEE Trans. Magnetics.*, Vol. 33, No. 5, september 1997, pp.3337-3339
- [3] 성기석, "고차고조파 전류의 보상을 위한 단상능동 전력필터", 전기학회 논문지, Vol. 49B, No. 7, pp.500-508, 2000
- [4] 최시영, "불평형 부하에서의 능동 필터에 관한 연구", 전기학회 논문지, Vol. 50B, No. 3, pp.130-140, 2001
- [5] *MATLAB Reference Guide*, The Mathworks Inc., 1992
- [6] *PSIM User Manual*, Powersim Technologies Inc., 2001
- [7] 서영수의 5인 공저, PSPICE와 PSIM 시뮬레이션 중심의 전력전자공학, 동일출판사, 2002
- [8] Robert H. Bishop, *Modern Control System Analysis and Design Using MATLAB*, Addison-Wesley, 1993
- [9] 김희준, 스위치 모드 파워 서플라이, 성안당, 1993
- [10] 김희준, 스위칭 전원의 기본 설계, 성안당, 2002
- [11] R. W. Erickson, *Fundamentals of Power Electronics*, Chpman and Hall, 1997

- [12] *Katsuhiko Ogata, Modern Control Engineering, Prentice-Hall, 1997*
- [13] 최세완, "전류주입에 의한 고조파 저감기술의 개발동향", 전력전자학회지, Vol. 6, No. 1, pp. 30-36, 2001
- [14] 원종수 역, 電機設計學, 동일출판사, 2002
- [15] *McLyman, Colonel William T. "Transformer and Inductor Design Handbook", Marcel Dekker INC, 1988*